

به نام خدا

دانشگاه فنی مراغه

جزوه ی مبانی دیجیتال

مهندس بخشی

کتاب مرجع : مویس مانو

فهرست:

فصل اول - سیستم دسر ایداره

صفحه ۱

فصل دوم - اعمال توقیر در سیستم دسر ایداره

صفحه ۱

فصل سوم - جیر بول و دیگر ارام کارنو.

فصل چهارم - مدار دسر ترکیبی.

فصل پنجم - مدار دسر ترکیبی (تلفیف فلاپ).

۱۳

۸۸۶۳

۱۸۰-۲۵۰

۱۵۰

بنام خدا

سیستم اعداد - فصل اول

۱- سیستم اعشاری (Decimal)

اعداد در سیستم دهدهی (اعشاری) از ده علامت 0، 1، 2، 3، ...، 9 تشکیل شده اند. برای نمایش از صفر تا 9 از این علامت استفاده می کنیم. و برای نشان دادن اعداد بزرگتر از 9 این علامت را به طبق قواعد خاص با یکدیگر ترکیب می کنیم (پشت سر هم قرار می دهیم). در سیستم دهدهی هر عدد را می توان بصورت توانی از 10 نشان داد. مثلاً

$$3296 = 3000 + 200 + 90 + 6$$

$$= 3 \times 10^3 + 2 \times 10^2 + 9 \times 10^1 + 6 \times 10^0$$

بطور کلی در سیستم اعشاری هر عدد را می توان بصورت زیر نوشت:

$$N = a_n \times 10^n + a_{n-1} \times 10^{n-1} + \dots + a_3 \times 10^3 + a_2 \times 10^2 + a_1 \times 10^1 + a_0 \times 10^0$$

ضرایب $a_0, a_1, a_2, \dots, a_n$ می تواند مقادیر از صفر تا 9 باشند.

۲- سیستم دوتایی (Binary)

در سیستم دوتایی علامت بکار رفته 0 و 1 هستند. برای نمایش 0 و 1 از این علامت

استفاده می کنیم. و برای نشان دادن اعداد بزرگتر از 1 این دو علامت را به طبق

قواعد خاص پشت سر هم قرار می دهیم. در این سیستم نیز هر علامت متناسب با مکانی

که در آن قرار می گیرد ارزش خاص پیدا می کند. بطور کلی در سیستم دوتایی هر عدد را

می توان بصورت زیر نوشت:

$$N = a_n \times 2^n + a_{n-1} \times 2^{n-1} + \dots + a_2 \times 2^2 + a_1 \times 2^1 + a_0 \times 2^0$$

اینجا فرض کنیم $a_0, a_1, \dots, a_n$ متوالی صفر و یک باشد.

سیستم دوتایی به هر عدد صفر و یک، یک بیت (Bit) میگویند.

مثلاً عدد ۱۱۰۱ یک عدد چهار بیتی است.

بدانته شده به هر چهار بیت یک بی. بی. گفته می‌شود و در حال حاضر به هر هشت بیت یک بیت

گفته می‌شود. و در هر بزرگتر از ۸ بیت، یک کلو بیت تعادل $1024 (2^{10})$ و یک مگابیت تعادل

$1024K (2^{20})$ بیت است.

فرض کنیم که در یک سیستم دوتایی، ارزش اولین بیت برابر یک، ارزش دومین بیت برابر ۲

(دو برابر رقم قبلی)، ارزش سومین بیت برابر ۴ (دو برابر رقم قبلی) و ارزش چهارمین

بیت برابر ۸ (دو برابر رقم قبلی) و ... است.

عدد بزرگ (در صحت کلی) $(b_6 b_5 b_4 b_3 b_2 b_1 b_0)_2$

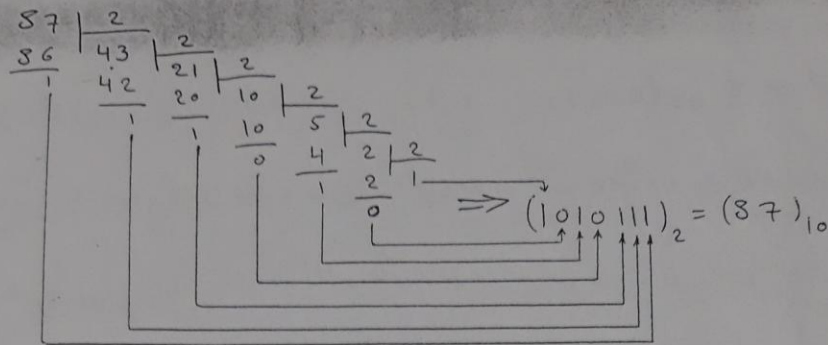
ارزش مکانی بیت ها: $(\dots (64) (32) (16) (8) (4) (2) (1))$

مثال - عدد بزرگ: 11 تعادل عدد 11 ده بنیادی است.

$$\begin{aligned} 1 \times 1 &= 1 \times 2^0 = 1 \\ 1 \times 2 &= 1 \times 2^1 = 2 \\ 0 \times 4 &= 0 \times 2^2 = 0 \\ 1 \times 8 &= 1 \times 2^3 = 8 \\ \hline 8 + 2 + 1 &= (11)_{10} \end{aligned}$$

برای تبدیل کردن اعداد دهی را به بیزی می‌توانیم از تقسیمات متوالی عدد دهی را

به ۲ استفاده کنیم. برای مثال عدد دهی ۸۷ را به عدد بیزی تبدیل می‌کنیم.



در یک عدد باینری (مثلاً) بیت اول کم ارزش ترین بیت است که به آن
 Least significant Bit (LSB) می‌گویند. به آخرین بیت که با ارزش ترین
 بیت است MSB (most significant Bit) گفته می‌شود.

در جدول زیر، اعداد باینری از صفر تا 15 نویسی داده شده‌اند.

باینری	اعشاری
0	0
1	1
10	2
11	3
100	4
101	5
110	6
111	7
1000	8
1001	9
1010	10
1011	11
1100	12
1101	13
1110	14
1111	15

۳- سیستم هشت تایی (اکتال octal)

در سیستم اکتال (هشت تایی) تعداد علاقه (7, 6, 5, 4, 3, 2, 1, 0) یعنی 8 عدد است

برابر نمایی دادن اعداد از هفت تا هفت از این علاقه استفاده می شود و برابر اعداد بزرگتر از

هفت این علاقه را طبق قواعد خاصیت سرهم قرار می دهیم. در این سیستم اعداد نیز هر

عدد هر عدد معینیت خاص خود را دارد. معادل این در اعداد اکتال از رابطه زیر بدست می آید.

$$N = a_n \times 8^n + a_{n-1} \times 8^{n-1} + a_{n-2} \times 8^{n-2} + \dots + a_2 \times 8^2 + a_1 \times 8^1 + a_0 \times 8^0$$

ضرایب $a_n, a_{n-1}, \dots, a_0$ می تواند مقادیر بین هفت تا هفت باشند.

مثلاً معادل عدد اکتال $(5236)_8$ در سیستم اعداد دهی برابر است با:

$$5 \times 8^3 + 2 \times 8^2 + 3 \times 8^1 + 6 \times 8^0 = (2718)_{10}$$

برای تبدیل کردن اعداد دهی به اکتال از تقسیم متوالی عددهای دهی به 8 استفاده می کنیم.

مثال - عددهای دهی $(2718)_{10}$ را به عدد اکتال تبدیل کنید.

$$\begin{array}{r|l} 2718 & 8 \\ \hline 339 & 8 \\ 2712 & 8 \\ \hline 6 & 42 \\ & 8 \\ & \hline & 5 \\ & 40 \\ & 8 \\ & \hline & 5 \\ & 3 \\ & 40 \\ & 8 \\ & \hline & 5 \end{array} \Rightarrow (5236)_8 = (2718)_{10}$$

۴۔ بیستم تترہ تائی (گھڑا دیوال)

این سیتم (۱۶ تایی)، ۱۶ عدد شامل ۹ د. د. - ۳، ۲، ۱ و ۵ حروفی

A, B, C, D, E, F به کار می رود. برابر همایس از صفه ۱۵ از این علامه استفاده می شود.

و بعد از اعداد بزرگتر، این علامت را طبق قواعد ظاهر بیست و نهم قرار می دهیم - در این بیست و نهم اعداد

نیز هر عدد موقعیت خاص خود را دارد.

مصادیق این را در اعداد گلزار اسماء و از باب اول در بدست می آید.

$$N = a_n \times 16^n + a_{n-1} \times 16^{n-1} + a_{n-2} \times 16^{n-2} + \dots + a_1 \times 16^1 + a_0 \times 16^0$$

فرايب a_0 و a_n صغائر ناقصه بين صغائر $F(15)$ باشند.

مثال - عدد $(A14E)_{16}$ را به عدد اعشاری تبدیل کنید.

$$N = A \times 16^3 + 1 \times 16^2 + 4 \times 16^1 + 5 \times 16^0 = 10 \times 16^3 + 1 \times 16^2 + 4 \times 16^1 + 5 \times 16^0$$
$$= (41294)_{10}$$

$$\begin{array}{r}
 29386 \quad | \quad 16 \\
 \hline
 29376 \quad | \quad 1836 \quad | \quad 16 \\
 \hline
 \quad 10 \quad | \quad 1824 \quad | \quad 114 \quad | \quad 16 \\
 \hline
 \quad \quad A \quad | \quad \quad \quad | \quad 112 \quad | \quad 7 \\
 \hline
 \quad \quad \quad C \quad | \quad \quad \quad | \quad 2 \\
 \hline
 \end{array}$$

$$\Rightarrow (29386)_{10} = (72CA)_{16}$$

بہارِ نبیلِ رکن اعداد افسری بہ

اعداد هکذا در جدول از تقسیم این متوالی

عدد 16 استغاد می نسیم

میل - صد اتری ۱۰ (29386) راہ

سید گلزار رسول اللہ صلی اللہ علیہ وسلم

- سیستم سایر مبنای اعداد.

چون هر عدد را می توان به صورت m بنویسید. m بنویسید. m بنویسید.

$$N = a_n \times m^n + a_{n-1} \times m^{n-1} + \dots + a_3 \times m^3 + a_2 \times m^2 + a_1 \times m^1 + a_0 \times m^0$$

ایب $a_n, a_{n-1}, \dots, a_0$ مقادیر صحیح بین 0 تا $m-1$ داشته باشند. برای تبدیل کردن

عدد N را به m بنویسید. از تقسیم N بر m عددی را به دست آوریم. m استفاذه کنیم.

برای تبدیل کردن یک مبنا به مبنا دیگر ابتدا مبنا موجود را به مبنا m تبدیل

کنیم و پس عدد N را به دست آوریم. N را به تقسیم N بر m عددی را به دست آوریم.

$$(142)_5 = (?)_{10}$$

حل

$$N = 1 \times 5^2 + 4 \times 5^1 + 2 \times 5^0 = (47)_{10}$$

$$\begin{array}{r} 47 \overline{) 9} \\ 45 \overline{) 2} \end{array} \Rightarrow (142)_5 = (47)_{10} = (52)_9$$

جهت تبدیل N به m ابتدا N را به m تبدیل کنیم. N را به m تبدیل کنیم. N را به m تبدیل کنیم.

جهت تبدیل N به m ابتدا N را به m تبدیل کنیم. N را به m تبدیل کنیم. N را به m تبدیل کنیم.

که در ارزش دار - که می هستند که برابر هر رقم آن ارزش خاصی می توان قائل شد.

که در غیر ارزش دار - که می هستند که برابر هر رقم آن ارزش خاصی می توان قائل شد.

انواع که ارزش دار دهانه سهیل - به نری - اکال - هگزادسهیل

انواع که غیر ارزش دار دهانه سهیل - 3-Excess , gray code , ...

رقم	3	4	2	1	excess-3	gray
0	0	0	0	0	0 0 1 1	0 0 0 0
1	0	0	0	1	0 1 0 0	0 0 0 1
2	0	0	1	0	0 1 0 1	0 0 1 1
3	0	0	1	1	0 1 1 0	0 0 1 0
4	0	1	0	0	0 1 1 1	0 1 1 0
5	0	1	0	1	1 0 0 0	0 1 1 1
6	0	1	1	0	1 0 0 1	0 1 0 1
7	0	1	1	1	1 0 1 0	0 1 0 0
8	1	0	0	0	1 0 1 1	1 1 0 0
9	1	0	0	1	1 1 0 0	1 1 0 1

چگونگی تبدیل BCD به گری (gray).

اگر رقم بهتری را به ترتیب با b_4 b_3 b_2 b_1 b_0 (معلوم)

و اگر رقم گری را به ترتیب با y_4 y_3 y_2 y_1 y_0 (مجهول)

با توجه به مطالب صفحه ده می توان این تبدیل را انجام داد.

$$y_0 = b_0 \oplus b_1$$

$$y_1 = b_1 \oplus b_2$$

$$y_2 = b_2 \oplus b_3$$

$$y_3 = b_3$$

$$0 \oplus 0 = 0$$

$$1 \oplus 0 = 1$$

$$0 \oplus 1 = 1$$

$$1 \oplus 1 = 0$$

تبدیل BCD به gray

$$\left. \begin{array}{cccc} b_3 & b_2 & b_1 & b_0 \\ y_3 & y_2 & y_1 & y_0 \end{array} \right\} \begin{array}{l} \text{مجموع} \\ \text{معلوم} \end{array}$$

$$b_0 = \begin{cases} y_0 & \text{اگر تعداد 1 در قبل از y زوج باشد} \\ \bar{y}_0 & \text{اگر تعداد 1 در قبل از y فرد باشد} \end{cases}$$

و به همین ترتیب در مورد b_1 و b_2 و b_3 عمل می‌کنیم.

$$\begin{array}{cccc} (1101101101)_{\text{gray}} = (?)_{\text{BCD}} \\ \downarrow \downarrow \downarrow \downarrow \downarrow \downarrow \downarrow \downarrow \\ (1001001001)_{\text{BCD}} \end{array}$$

فصل دهم

۱- اعمال ریاضی در سیستم‌های اعداد -

کلمه 'اعمال ریاضی' به معنی عملیات ریاضی است که بر روی اعداد انجام می‌دهیم.

۱- جمع در سیستم‌های عددی: جمع در این سیستم، شبیه به جمع در سیستم اعشاری است.

هرگاه جمع دو رقم از ده بیشتر شود، یک واحد به رقم بعد آن اضافه می‌کنیم که به آن ده‌برگی می‌گویند.

در سیستم بازاری، هرگاه جمع دو رقم دو رقم (حالت ۱+۱) ایجاد دو برگی می‌کند و باید عدد یک را

به رقم بعد اضافه کرد.

$$\begin{array}{r} 0+ \\ 0 \\ \hline 0 \end{array} \quad \begin{array}{r} 1+ \\ 0 \\ \hline 1 \end{array} \quad \begin{array}{r} 0+ \\ 1 \\ \hline 1 \end{array} \quad \begin{array}{r} 1+ \\ 0 \\ \hline 1 \end{array}$$

دو برگی

$$\begin{array}{r} 11111 \\ 10111011 + \\ 00111110 \\ \hline 11111001 \end{array} \quad \text{مثال -}$$

$$(10111011)_2 + (111110)_2 = (?)_2$$

۲- تفریق در سیستم بازاری: تفریق را در عمل با استفاده از عمل جمع انجام می‌دهیم،

به این ترتیب که ابتدا متمم دوم مفرق منه عدد را برابر رادیکس می‌آوریم و پس با مفرق جمع می‌کنیم در نهایت، اولین یک را از سمت چپ حذف می‌کنیم.

برابر رادیکس آوردن متمم دوم کافیست ابتدا متمم اول را بدست آوریم و حاصل را با عدد یک جمع کنیم. برابر رادیکس آوردن متمم اول، تمامی صفرهای عدد را به یک و یک را به صفر تبدیل می‌کنیم.

$$\text{مثال - حاصل } (10011)_2 - (110111)_2 \text{ را بدست آورید.}$$

$$10011 \Rightarrow 010011 \quad \text{ابتدا تعداد بیت‌ها را برابر کنیم برابر تعداد بیت‌ها}$$

$$10011 \Rightarrow 101100 \quad \text{متمم دوم} \Rightarrow \begin{array}{r} 101100 + \\ 1 \\ \hline 101101 \end{array}$$

$$\begin{array}{r} 110111 \\ + 101 \\ \hline 1100100 \end{array}$$

حال: هم‌رتبه را: این عدد جمع می‌کنیم.
و در نهایت با ارزش‌ترین ۱ را حذف می‌کنیم.

$$\Rightarrow \text{صاصل تفریق} = (100100)_2$$

۳- ضرب در سیستم باینری:

روش: دو عدد را با هم ضرب می‌کنیم حاصل ۱ یا ۰ خواهد بود.

$$\begin{array}{r} 11 \times \\ 10 \\ \hline 00 \\ 11 \\ \hline 110 \end{array}$$

$$\begin{array}{r} 111 \times \\ 101 \\ \hline 111 \\ 000 \\ 111 \\ \hline 100011 \end{array}$$

مثال -

$$\begin{array}{r} 110 \overline{) 10} \\ 10 \\ \hline 00 \end{array}$$

$$\begin{array}{r} 111 \overline{) 100011} \\ 111 \\ \hline 00111 \\ 111 \\ \hline 000 \end{array}$$

۴- تقسیم در سیستم باینری:

در تقسیم در سیستم باینری که تفریق انجام می‌گیرد

با به‌دراست‌ترین ارزش‌ترین باینری انجام می‌گیرد

در مرحله اول عدد ۷ را به عدد ۵ که کم‌ترین عدد ۱ حاصل می‌شود پس ۱ بعد از آن عدد ۶

قابل تقسیم نبود هفت را به جابج می‌کنیم و ۱ بعد از آن عدد ۷ و به این ترتیب ادامه می‌دهیم.

چگونه تبدیل کرد؟ به یاد دارید:

$$(101, 1101)_2 = (?)_{10}$$

$$= 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} + 0 \times 2^{-3} + 1 \times 2^{-4}$$

$$= 4 + 1 + 0.5 + \frac{1}{4} + \frac{1}{16} = 5 + 0.5 + 0.25 + 0.0625$$

$$= (5.8125)_{10}$$

$$(144.875)_{10} = (?)_2$$

$$\begin{array}{r|l} 144 & 2 \\ \hline 144 & 72 \\ \hline 0 & 72 \\ \hline & 36 \\ \hline & 36 \\ \hline & 18 \\ \hline & 18 \\ \hline & 9 \\ \hline & 9 \\ \hline & 4 \\ \hline & 4 \\ \hline & 2 \\ \hline & 2 \\ \hline & 1 \\ \hline & 0 \end{array} \Rightarrow (10010000)_2$$

برای بدست آوردن قسمت اعشاری ضرب متوالی در 2 استفاده میکنیم.

$$.875 \times 2 = 1.75$$

$$.75 \times 2 = 1.5$$

$$.5 \times 2 = 1$$

از عدد 1.75 عدد 1 را بعنوان اولین کدر بگذاریم

همین‌طور از عدد 1.5 عدد 1 را بعنوان دومین کدر بگذاریم

همین‌طور از عدد 1 عدد 1 را بعنوان سومین کدر بگذاریم و متوالی بگذاریم.

$$\Rightarrow .875 = (0.111)_2$$

$$\Rightarrow (144.875)_{10} = (10010000, 111)_2$$

$$(389.25)_{10} = (?)_8$$

$$.25 \times 8 = 2.00$$

$$\begin{array}{r} 389 \overline{) 8} \\ 384 \overline{) 48} \\ \hline 5 \end{array} \quad \begin{array}{r} 8 \overline{) 48} \\ 48 \overline{) 6} \\ \hline 0 \end{array}$$

$$\Rightarrow (339.25)_{10} = (605.2)_8$$

$$(0.875)_{10} = (7)_2$$

$$875 \times 2 = 1075$$

$$\bullet 75 \times 2 = 1.5$$

$$5 \times 2 = 10$$

$$\Rightarrow (0.875)_{10} = (111)_2$$

رَبِّ نَوْتَن لَزَلَا بِيَسِين مَبِي

$$(0.5859375)_{10} = (?)_8$$

$$5859375 \times 8 = 4.6875 \quad .4$$

$$\bullet 6875 \times 8 = 5.5$$

$$0.5 \times 8 = 4$$

$$\Rightarrow (0.5859375)_{10} = (0.454)_8$$

در این مباحث ترتیب درین ترتیب عمل خواهم کرد.

* جهت تبدیل که بنیزه اکتال و هکتار دسیال میتوان بر ترتیب عدد را به دسته در ۳ توانی
بر اکتال و دسته در ۴ توانی برابر هکتار دسیال جدا کرده و ارزش عدد در آن را نوشت.

$$(1101011010)_2 = (?)_8 \Rightarrow (1532)_8$$

سند :

1 5 3 2

تمرین = فصل اول.

۱- ارزش مکانی رقم عدد ۴۵۶ و ۸۷ و ۲۳۴۷ را بنویسید.

۲- عدد ۵۹ و ۱۲۷ و ۲۱۱ را به مبانی دینری تبدیل کنید.

۳- عدد اعشاری ۱۲۵.۲۳۵ را به مبانی دینری تبدیل کنید.

۴- عدد دینری ۱۱۰۰۱۰۱۰۱۱ را به مبانی اکتال و هکتادسیمال تبدیل کنید.

۵- عدد $(3567)_8$ را به مبانی دینری و هکتادسیمال تبدیل کنید.

۶- عدد $(3456)_7$ را به مبانی ۵ تبدیل کنید.

۷- اعداد ۰۳۷۵ و ۱۲.۲۵ را در سیستم دینری بنویسید.

تمرین = فصل دوم

۱- حاصل جمع اعداد زیر را بنویسید. $(11001)_2 + (1011)_2 = (?)_2$

$$(1100011)_2 + (10001)_2 = (?)_2 = (?)_8$$

$$(1111111)_2 + (1000001)_2 = (?)_2 = (?)_{16}$$

۲- حاصل تفریق اعداد زیر را بدست آورید. $(11001)_2 - (1011)_2 = (?)_2$

$$(1001001)_2 - (111101)_2 = (?)_2 \quad (1000001)_2 - (10110)_2 = (?)_8 = (?)_{16}$$

۳- حاصل ضرب اعداد زیر را بدست آورید. $(1101)_2 \times (111)_2 = (?)_2$

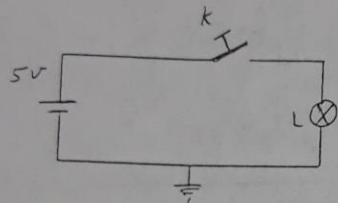
$$(101)_2 \times (101)_2 = (?)_2$$

فصل سوم -

Boolean Algebra

جبر بول

مقدمه: جبر بول دستگاه ریاضی مناسب برای تجزیه و تحلیل مدارهای دیجیتال است. به این فعل با اتمادی
اساس جبر بول، چگونگی بدست آوردن تابع منطقی یک مدار معین، غیر قابل تردید است. مگر در
توابع منطقی و به علاوه دروازه‌های منطقی با آن می‌تواند.



- مفروضه: صفر و یک منطقی:

به نظر می‌آید که اگر کلید بسته باشد لامپ روشن می‌شود.

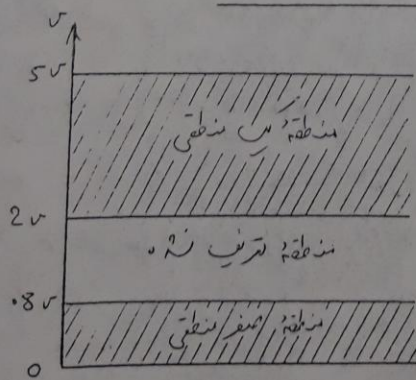
و اگر کلید باز باشد لامپ خاموش می‌شود. لذا برای لامپ دو حالت خاموش یا روشن وجود دارد.

حال می‌توانیم این دو حالت لامپ را به صورت نمادین نمایش دهیم.

→ Unlit → Low → OFF → خاموش → لامپ در حالت خاموش

→ Lit → High → ON → روشن → لامپ در حالت روشن

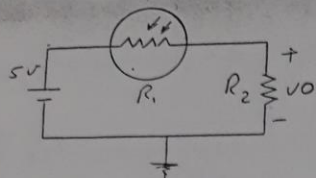
که بهترین پیشنهاد این است که لامپ در حالت خاموش را با 0 و حالت روشن را با 1 نشان دهیم.



سطح ولتاژ صفر و یک منطقی:

ولتاژ 0 به 5V: بتوان منطقی

و ولتاژ 2 به 0.8V: بتوان یک منطقی



برای مثال، جهت تبدیل بودن یا نبودن نور به یک و منفی
منطقی لزوماً در شکل قابل استفا دهی نیست.

زمانیکه نور به معنای تابع نور می باشد، معنای آن به صورت گاهی یافته و گاهی به صورت گاهی
منبع Σ ولتی در دوسر معنای R_2 افت می کند (توزیع ولتی بین دو معنای سری).

لذا خروجی این مدار در وضعیت یک منطقی قرار می گیرد. برعکس اگر نور به معنای تابع باشد، معنای

معنای اهمی آن به صورت اثرات یافته و گاهی به صورت گاهی به صورت Σ ولتی در دوسر معنای

تابع نور افت می کند و ولتی بسیار جزئی به دوسر معنای R_2 منتقل می گردد که به توجه به

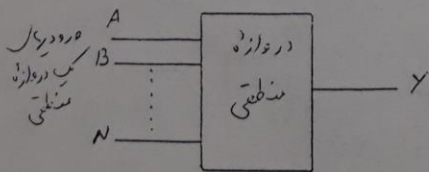
مقدار ولتی کم آن خروجی در سطح ولتی منفی منطقی قرار می گیرد.

دروازه های منطقی :

دروازه های منطقی، این کار را عموماً در حالت کامپیوتری، مدارات کنترل و ... است.

بسیار است که یک کامپیوتر یا ماشین حساب ... از تعداد دروازه های منطقی تشکیل شده است.

در کامپیوتر یا ماشین حساب یک دروازه منطقی در حقیقت یک مدار الکتریکی است که یک یا



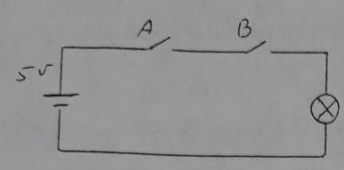
خروجی دروازه منطقی

چند ورودی فقط یک خروجی دارد.

شکل قابل بلوک یک دروازه منطقی را می بینید.

بطور خلاصه یک دروازه منطقی، یک مدار الکتریکی یا مدار الکتریکال است که به گونه ای
 طراحی شده که به ورودی آن داده می شود (معمولاً یک منطقی)، خروجی آن نیز در وضعیت صفر
 یا یک منطقی قرار میگیرد. بدین ترتیب، انواع دروازه های منطقی وجود دارد که به شرح آتی میپردازیم.

گیت AND یا (و) :



دروازه منطقی AND دروازه ای است که تنها وقتی که همه ورودی های

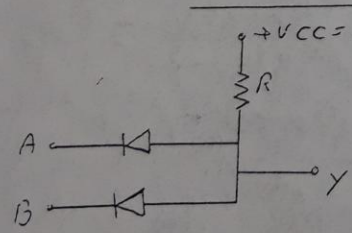
آن در وضعیت یک منطقی باشند، خروجی آن نیز در وضعیت یک منطقی قرار میگیرد. در غیر این صورت
 صحت اگر یکی از ورودی های آن در وضعیت صفر منطقی باشد، خروجی این دروازه در وضعیت صفر منطقی خواهد

تبلور گیت منطقی AND بصورت شکل فوق خواهد بود.

خروجی	کلید B	کلید A
صاف	باز	باز
خاموش	بسته	باز
خاموش	باز	بسته
روشن	بسته	بسته

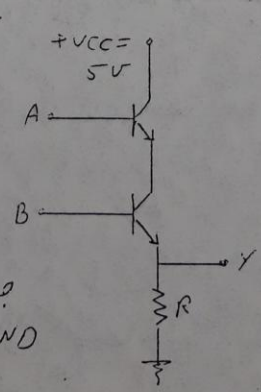
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

جدول صحت
 گیت AND $A \times B$
 دو ورودی AB



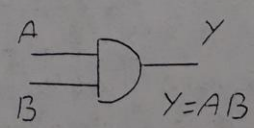
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

جدول صحت
 AND دو ورودی



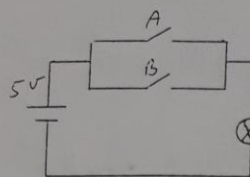
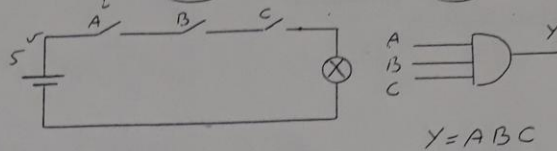
مدار الکتریکال گیت AND :

شکل ارائه دارد AND :



	A	B	C	Y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

گیت ورودی مختلف دارد اگر گیت سه ورودی باشد خواهد بود



گیت OR (یا) : دروازه منطقی OR دروازه است

که اگر دست کم یکی از ورودی آن در وضعیت یک منطقی باشد

خروجی آن نیز در وضعیت یک منطقی قرار میگیرد و چنانچه همه ورودی آن در وضعیت صفر منطقی

باشد خروجی آن نیز در وضعیت صفر منطقی خواهد بود. عملکرد OR بصورت شکل فوق میباشد.

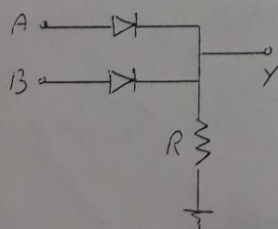
خروجی	کلید B	کلید A
خاموش	باز	باز
روشن	بسته	باز
روشن	باز	بسته
روشن	بسته	بسته

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

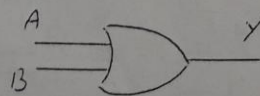
جدول صحت

$A+B$

گیت OR
دو ورودی

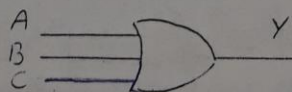
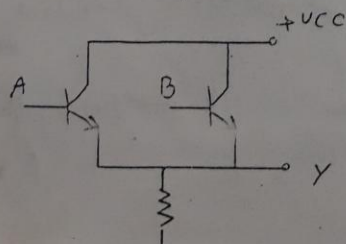


دوار الکترونیکی گیت OR :



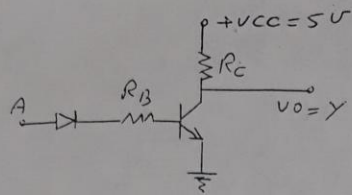
$$Y = A + B$$

دو ورودی



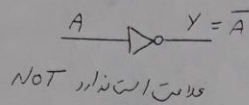
$$Y = A + B + C$$

سه ورودی



A	Y
0	1
1	0

A	Y
0	5
5	0



گیت NOT (نه) : در ولتاژ NOT در ولتاژی

است که اولاً یک ورودی دارد. ثانیاً خروجی آن

زمانی در وضعیت یک منطقی قرار میگیرد که ورودی

آن در وضعیت صفر منطقی باشد. زیرا برعکس عملکرد

گیت NOT به شکل مقابل توصیف کنند.

اگر به ورودی A ولتاژ محدود و منفرد اعمال کنیم، ترانزیستور در حالت قطع و ولتاژ خروجی آن

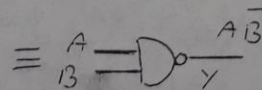
تقریباً همان ولتاژ تغذیه (5V) خواهد بود. اما با اعمال ولتاژ محدود 5V و ترانزیستور

بالحالت اشباع رفته و ولتاژ خروجی آن حدود 2V خواهد بود که در واقع همان صفر منطقی میباشد.

در ولتاژهای منطقی ترکیبی :

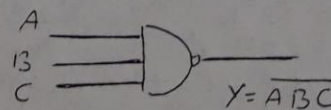
در ولتاژ منطقی NAND : در ولتاژ منطقی NAND از ترکیب در ولتاژ AND و NOT

A	B	AB	$\overline{AB}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0



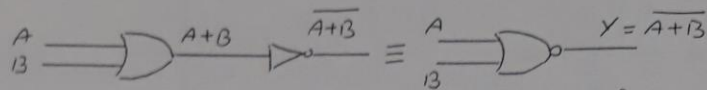
بوجود می آید.

در ولتاژ منطقی NAND میتواند بیش از دو ورودی



نیز دانه است.

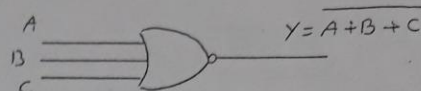
دروازه منطقی NOR : دروازه منطقی NOR از ترکیب دروازه OR و NOT بوجود می آید.



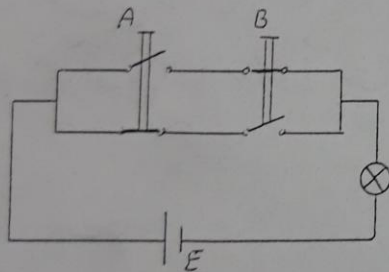
دروازه منطقی NOR میتواند بیش از

A	B	A+B	$\overline{A+B}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

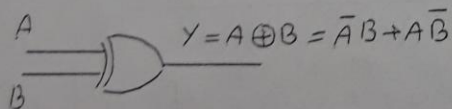
دو ورودی نیز داشته باشد.



دروازه منطقی OR انحصاری XOR (EXCLUSIVE OR) :



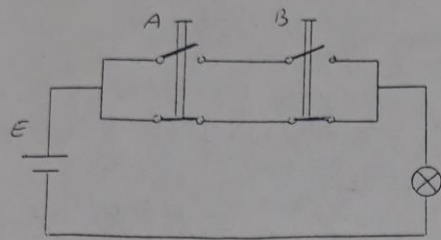
A	B	Y
0	0	0
0	1	1 $\rightarrow \bar{A}B$
1	0	1 $\rightarrow A\bar{B}$
1	1	0



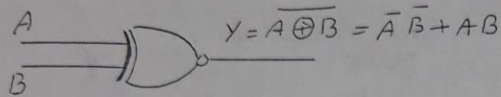
این دروازه فقط دارای دو ورودی است و خروجی آن زمانی یک است که دو ورودی آن

در یک سطح منطقی نباشند.

درولند NOR انحصار : XNOR (EXCLUSIVE NOR)



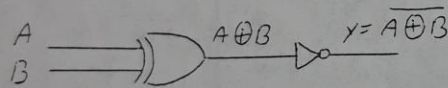
A	B	Y	
0	0	1	$\rightarrow \bar{A}\bar{B}$
0	1	0	
1	0	0	
1	1	1	$\rightarrow AB$



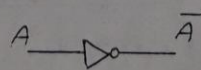
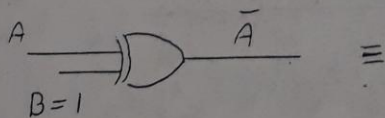
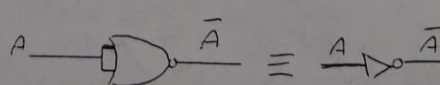
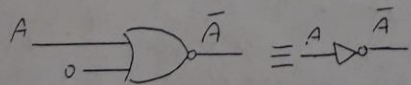
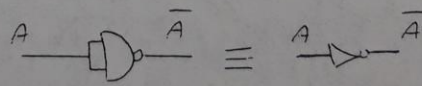
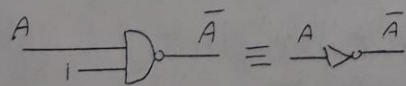
این درولند نیز مانند XOR فقط دو ورودی دارد و خروجی آن زمانی یک است که دو

ورودی آن در یک سطح منطقی باشند (هر دو ورودی یک یا منفی باشند)

لازم به ذکر است که با استفاده از گیت XOR و NOT می توان گیت XNOR را ایجاد کرد.



ایجاد گیت NOT با استفاده از گیت دیگر:



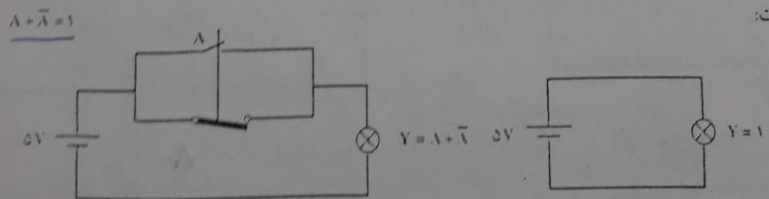
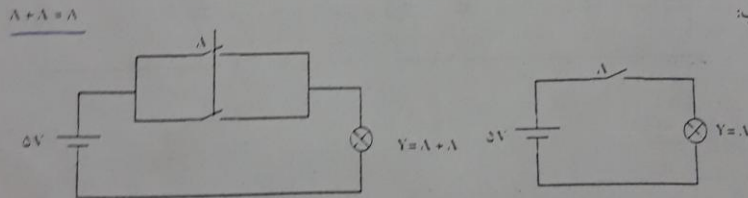
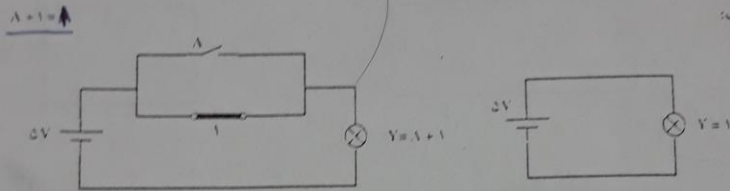
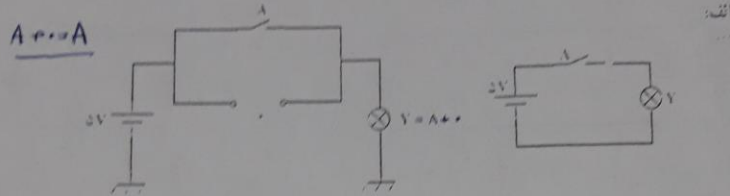
منطقی کم‌تری استفاده شود؛ در غیر این صورت، ساده‌سازی کاربردی ندارد.

۱-۴-۱ قوانین حاکم بر جبر بول؛ در زیر قوانین حاکم بر جبر بول را که در ساده‌سازی توابع کاربرد دارند، بررسی می‌کنیم.

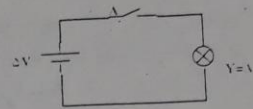
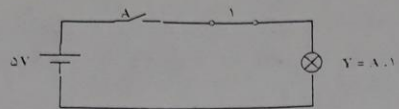
الف:

$$A + 0 = A$$

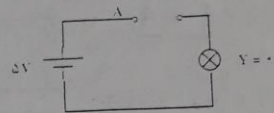
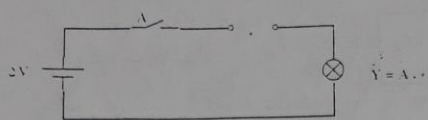
برای اثبات این قاعده‌ها، از مدارهای کلیدی استفاده می‌کنیم. شرایط روشن شدن لامپ به عنوان خروجی مدار برای هر دو مدار سمت چپ و راست یکسان است؛ بنابراین، رابطه‌ی Y هر دو مدار یکی است.



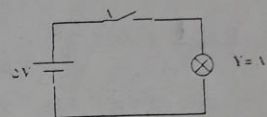
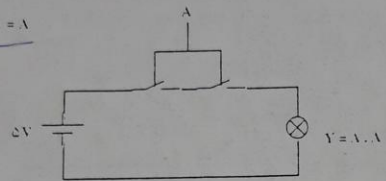
$$A \cdot 1 = A$$



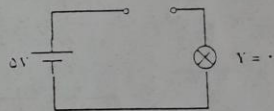
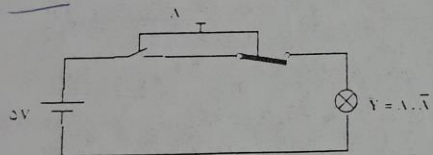
$$A \cdot 0 = 0$$



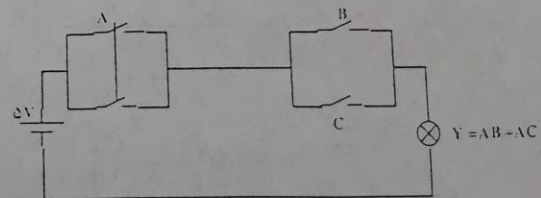
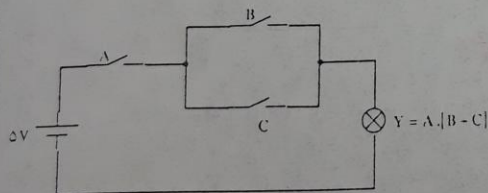
$$A \cdot A = A$$



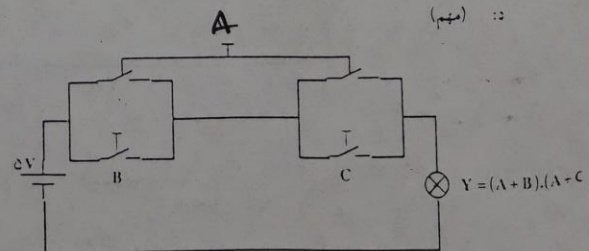
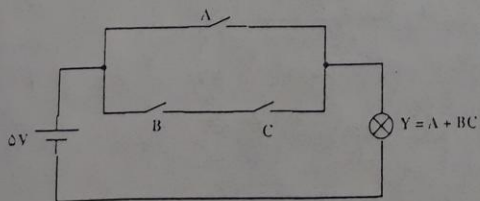
$$A \cdot \bar{A} = 0$$



$$A(B + C) = AB + AC$$



$$A + BC = (A + B)(A + C)$$



شکل ۱-۳۲

امثلة ١: تباع جبر بول :

١. تباع جبر بول، براس فاکتوریزاسیون و حذف تدریجی تباع جبر بول.

$$Y = A\bar{B} + \bar{A}\bar{B}$$

مثال - تباع $Y = A\bar{B} + \bar{A}\bar{B}$ براس دکتیو.

$$Y = \bar{B}(A + \bar{A}) = \bar{B} \cdot 1 \Rightarrow Y = \bar{B}$$

$$Y = A\bar{B} + \bar{A}\bar{B} + AB$$

مثال - تباع $Y = A\bar{B} + \bar{A}\bar{B} + AB$ براس دکتیو.

$$Y = A\bar{B} + B(\bar{A} + A) = A\bar{B} + B = (B + A)(B + \bar{B}) = A + B$$

$$Y = \underline{\bar{A}\bar{B}\bar{C}} + \underline{\bar{A}\bar{B}C} + \underline{A\bar{B}\bar{C}} + \underline{A\bar{B}C} + A\bar{B}C$$

مثال - تباع مقابل براس دکتیو.

$$Y = \bar{A}\bar{B}(\bar{C} + C) + AB(\bar{C} + C) + A\bar{B}C \Rightarrow Y = \bar{A}\bar{B} + AB + A\bar{B}C$$

$$\Rightarrow Y = \bar{A}\bar{B} + (AB + A\bar{B})(AB + C)$$

طبق بند ٢

$$\Rightarrow Y = \bar{A}\bar{B} + (A[\bar{B} + B])(AB + C) = \bar{A}\bar{B} + AAB + AC$$

فاکتوریزاسیون

$$\Rightarrow Y = \bar{A}\bar{B} + AB + AC$$

$$Y = \underline{\bar{A}B\bar{C}} + \underline{AB\bar{C}} + \underline{\bar{A}\bar{B}\bar{C}} + \underline{\bar{A}\bar{B}C} + \underline{A\bar{B}\bar{C}} + \underline{A\bar{B}C}$$

مثال - تباع مقابل براس دکتیو.

$$Y = B\bar{C}(\bar{A} + A) + \bar{A}\bar{B}(\bar{C} + C) + A\bar{B}(C + \bar{C}) = B\bar{C} + \bar{A}\bar{B} + A\bar{B}$$

$$\Rightarrow Y = B\bar{C} + \bar{B}(\bar{A} + A) = B\bar{C} + \bar{B} = (\bar{B} + B)(\bar{B} + \bar{C})$$

$$\Rightarrow Y = \bar{B} + \bar{C}$$

فرم استاندارد تابع بول: یک تابع بول را در صورتی که در هر جمله آن همه متغیر (خود متغیر یا NOT آن) ظاهر شده باشد، فرم استاندارد بول میگویند.

مثال - تابع $y = \bar{A}BC + AB\bar{C} + \bar{A}\bar{B}\bar{C} + ABC + \bar{A}B\bar{C}$ استاندارد است، زیرا در همه

جملات آن همه متغیر A و B و C یا NOT آن ظاهر شده اند.

عبارات مستطین بصورت مین ترم (min term): مجموع حاصلضربها

(sum of products) و یا بصورت ماکس ترم (max term):

حاصلضرب مجموع (Products of sums) در درجهت برابر هم قرار گیرند.

بصورت مین ترم $P = A\bar{B} + \bar{A}B$ مثال

بصورت ماکس ترم $P = (\bar{A} + \bar{B})(A + B)$ مثال

مثال - تابع مثال را بصورت استاندارد مین ترم بنویسید.

$$P = A + BC \Rightarrow P = A(B + \bar{B}) + BC(A + \bar{A})$$

$$\Rightarrow P = AB + A\bar{B} + ABC + \bar{A}BC$$

$$\Rightarrow P = AB(C + \bar{C}) + A\bar{B}(C + \bar{C}) + ABC + \bar{A}BC$$

$$\Rightarrow P = ABC + AB\bar{C} + A\bar{B}C + \bar{A}\bar{B}\bar{C} + ABC + \bar{A}BC$$

$$\Rightarrow P = ABC + AB\bar{C} + A\bar{B}C + \bar{A}\bar{B}\bar{C} + \bar{A}BC$$

از جمله تکراری فقط یکی را می‌نویسیم.

مثال - تابع مقابل را بصورت ماکس ترم بنویسید. (استندارد مانتفرب مجموعه)

$$F = A + B C$$

$$F = (A+B)(A+C) = (A+B+0)(A+C+0)$$

$$F = (A+B+C\bar{C})(A+C+B\bar{B})$$

$$F = (A+B+C)(A+B+\bar{C})(A+C+B)(A+C+\bar{B})$$

از جمله اصل دوم بولت استفاده

$$F = (A+B+C)(A+B+\bar{C})(A+\bar{B}+C)$$

بودن یکی را میسریم.

مثال - تابع مقابل را بصورت استندارد مانتفرب مجموعه بنویسید.

$$F(A, B, C, D) = A + C + \bar{B} \bar{D}$$

$$= (A+C+\bar{B})(A+C+\bar{D})$$

$$= (A+C+\bar{B}+D\bar{D})(A+C+\bar{D}+B\bar{B})$$

$$= (A+C+\bar{B}+D)(A+C+\bar{B}+\bar{D})(A+C+\bar{D}+B)(A+C+\bar{D}+\bar{B})$$

$$= (A+\bar{B}+C+D)(A+\bar{B}+C+\bar{D})(A+B+C+\bar{D})$$

تمرین - با استفاده از مبره بول روابط زیر را اثبات کنید.

$$1. AB\bar{D} + A\bar{B}\bar{D} + ABC = A\bar{D} + ABC$$

$$Y - (Y + Z)(W + X)(\bar{Y} + Z)(Y + Z) = YZ(W + X)$$

تمرین - رابطہ: $F(A, B, C) = AB + \bar{A}C + B\bar{C}$ را با استفاده از کهنه رسم کنید.

تمرین - نتایج زیر را با یک روابط جبر بول بسازید.

$$1 - \bar{A}\bar{B}C + A\bar{B}\bar{C} + \bar{A}B\bar{C} + ABC + A\bar{B}C$$

$$Y - \bar{A}BCD + CD + A\bar{B}CD$$

$$Y - A(\bar{B}C + \bar{A}D) + A(B\bar{C} + A\bar{D})$$

تمرین - با استفاده از جبر بول روابط زیر را اثبات کنید.

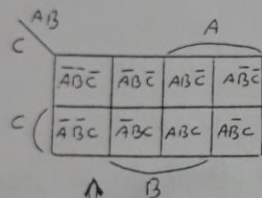
$$1 - (X + Y)(\bar{X} + Z) = XZ + \bar{X}Y + YZ$$

$$Y - \bar{X}\bar{Z}W + \bar{X}ZW + XYW = \bar{X}W + YW$$

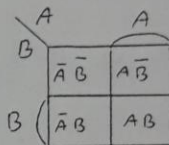
روش زیر توابع با استفاده از دیگران کارنو :

روش دیگری که برای ساده کردن توابع جبر بول بصورت سریع و با فریب امنین برشته
موجود دارد استفاده از دیگران کارنو می باشد که برای آن تعداد متغیر جبر بول طراحی و
عمل روش زیر انجام میگیرد.

اگر تابع دو متغیره باشد جبر بول کارنو 4 خانه و اگر سه متغیره باشد جبر بول کارنو 8 خانه
و اگر تابع چهار متغیره باشد جبر بول کارنو 16 خانه و اگر پنج متغیره باشد جبر بول کارنو 32 خانه می باشد.

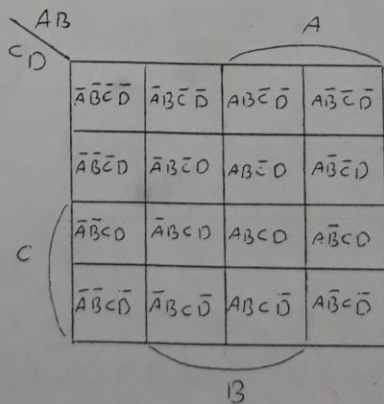


سه متغیره



دو متغیره

	A	B	C	Y
0	0	0	0	$\bar{A}\bar{B}\bar{C}$
1	0	0	1	$\bar{A}\bar{B}C$
2	0	1	0	$\bar{A}B\bar{C}$
3	0	1	1	$\bar{A}BC$
4	1	0	0	$A\bar{B}\bar{C}$
5	1	0	1	$A\bar{B}C$
6	1	1	0	$AB\bar{C}$
7	1	1	1	ABC

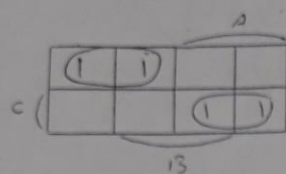


چهار متغیره

معمولاً انتقال جبر بول صورت جبر بول کارنو برای

حالتی دو متغیره و پنج متغیره و شش متغیره نقل مقابل می باشد.

مثال - تابع $P = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + ABC + A\bar{B}C$ را به جدول کانتو انتقال داده و پس ساده کنید.



برای ساده کردن ابتدا ادراک هر جمله را در جدول کانتو

بگذاریم. در اینجا عدد 1 منویسیم پس یادستیم

کردن (با انتخاب چهار 1 در خانه‌های مجاور یا اگر به این صورت نبود با انتخاب دو 1

در خانه‌های مجاور اگر به این صورت هم نبود با انتخاب 1 تنها تابع خردی آن را به تابع

به ادراک منویسیم) و پس جملات را با هم OR نموده و تابع ساده شده می‌آید.

$$\Rightarrow P = \bar{A}\bar{C} + AC$$

حل دلیل اینکه از متغیر B استفاده نکردیم این است چون در هر دسته یکی از 1

در تحت مربوط به B و 1 دیگر در تحت مربوط به $\bar{B}$ قرار گرفته است.

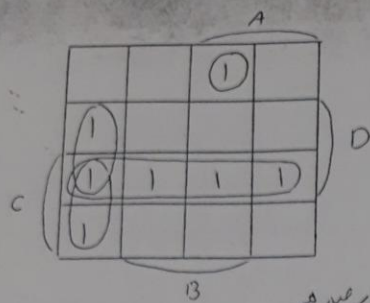
نکته مهم دیگر اینکه در توابع سه متغیره سه تا 1 مجاور هم را در می‌دسته نمی‌توان قرار داد.

مثال - تابع زیر را با استفاده از دیگرانم کانتو ساده کنید.

$$P(A, B, C, D) = \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + A\bar{B}CD + ABCD + \bar{A}BCD + AB\bar{C}\bar{D}$$

ابتدا جملات را به جدول کانتو انتقال داده و دسته بندی می‌کنیم و پس از جدول کانتو جملات

ساده شده را استخراج می‌کنیم.



$$F = CD + \bar{A}\bar{B}C + \bar{A}B\bar{D} + AB\bar{C}\bar{D}$$

در اینجا نیز ابتدا ۱ ها را ۱ مجاور هم را در یک دسته

قرار می دهیم و با آن در یک CD منقض می کنیم

پس به ۱ مجاور هم را در دو دسته دو تایی قرار می دهیم

و به این صورت آن در یک دهی می کنیم $\bar{A}\bar{B}C$ و $\bar{A}B\bar{D}$ و در نهایت ۱ تنه را

در یک دسته قرار داده و آن در یک دهی می کنیم $AB\bar{C}\bar{D}$ و در آخر تمام جملات را با هم OR می کنیم.

تمرین:

توابع زیر را به یک دیگر ارم کارنو بسازید.

$$1) \bar{F}(A, B, C) = \sum m(0, 1, 2, 5, 6, 7) \quad \checkmark$$

$$2) F(A, B, C, D) = \sum m(2, 5, 6, 7, 8, 9, 10, 11, 15)$$

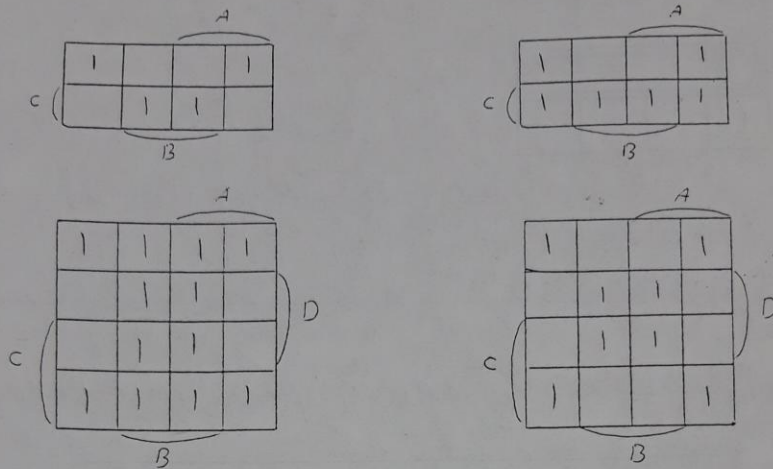
$$3) Y = ABC + \bar{A}B\bar{C} + \bar{A}B\bar{C} + \bar{A}B\bar{C} + ABC + A\bar{B}C \quad \checkmark$$

$$4) A\bar{B} + A\bar{C} + \bar{A}B + \bar{A}C + \bar{B}\bar{C} + \bar{A}B\bar{C} = Y$$

$$5) Y = BC + A\bar{B}\bar{C} + \bar{C}\bar{D} + B\bar{C}D + \bar{B}\bar{D} \quad \checkmark$$

$$6) Y = \bar{A}\bar{B}\bar{C} + \bar{A}BC + AB\bar{C} + A\bar{B}\bar{C} + A\bar{B}C$$

ساده ترین عبارت استرالی (از دیگران) که در نظر زیر را بنویسید.



قوانین دهورگان :

این جدول همان

جدول صحت درستی

منطقی AND, NOT

A	B	$\bar{A}$	$\bar{B}$	AB	$\bar{A}\bar{B}$	$\bar{A}+B$	$A+B$	$\overline{A+B}$	$\bar{A} \cdot \bar{B}$
0	0	1	1	0	1	1	0	1	1
0	1	1	0	0	1	1	1	0	0
1	0	0	1	0	1	1	1	0	0
1	1	0	0	1	0	0	1	0	0

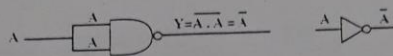
NOR, OR, NAND میباشند. در ضمن از اول جدول درمی یابیم که

$$\overline{AB} = \bar{A} + \bar{B}$$

$$\overline{A+B} = \bar{A} \cdot \bar{B}$$

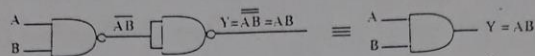
این دو رابطه با قوانین دهورگان مشهورند و در محاسبات توابع اهمیت بسیار دارند.

۱-۶-۱ دروازه منطقی NOT (نه): اگر تمامی ورودی‌های دروازه منطقی NAND را به یکدیگر متصل کنیم، یک دروازه منطقی NOT حاصل می‌آید.



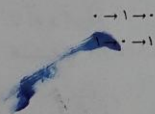
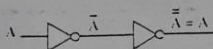
نکته ۱-۶-۱: قضیه قاعدی بند (ج) برابر خود A است.

۲-۶-۱ دروازه منطقی AND: به کمک در عدد ساخت دروازه منطقی NAND می‌توان یک دروازه منطقی AND ساخت.



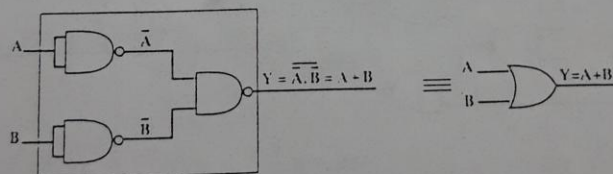
نکته ۱-۶-۱

۳-۶-۱ دروازه منطقی OR: می‌دانیم که $\overline{\overline{A}} = A$ است؛ زیرا



$$Y = A + B = \overline{\overline{A + B}} = \overline{\overline{A} \cdot \overline{B}}$$

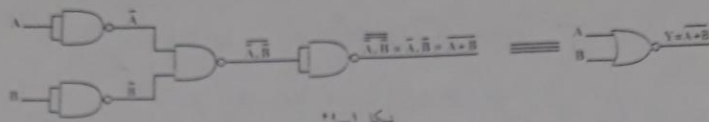
طبق قضیه دمورگان



نکته ۱-۶-۱

۱-۶-۴ دروازه منطقی NOR:

$$Y = \overline{A+B} = \overline{A} \cdot \overline{B} = \overline{\overline{A} \cdot \overline{B}}$$



۱-۶-۵ دروازه منطقی OR انحصاری XOR:

با توجه به رابطه منطقی XOR، آن را به صورت جملات NAND در می آوریم. زیرا باید با دروازه منطقی NAND ساخته شود.

$$\overline{A}B = \overline{\overline{A} \cdot B} = (\overline{A} + \overline{B})B = \overline{A}B + \overline{B}B$$

$$A\overline{B} = \overline{\overline{A} \cdot \overline{B}} = (\overline{A} + B)A = \overline{A}A + AB$$

$$Y = (\overline{A}B + \overline{B}B) + (A\overline{B} + \overline{A}A) = \overline{A}B + \overline{B}B + A\overline{B} + \overline{A}A = \overline{A}B + A\overline{B}$$

$$Y = A \oplus B = \overline{A}B + A\overline{B}$$

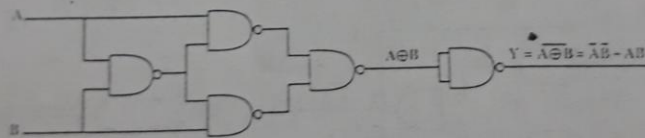


$$\begin{aligned} (\overline{A}B + \overline{B}B) + (A\overline{B} + \overline{A}A) &= (\overline{A}B + \overline{B}B) + (A\overline{B} + \overline{A}A) \\ (\overline{A} + \overline{B})B + A(\overline{B} + \overline{A}) &= \overline{A}B + \overline{B}B + A\overline{B} + \overline{A}A \\ \overline{A}B + \overline{B}B + A\overline{B} + \overline{A}A &= \overline{A}B + A\overline{B} \end{aligned}$$

XOR را - که با استفاده از گیت های NAND ساخته شده است - NOT کنیم.

۱-۶-۶ دروازه منطقی NOR انحصاری (XNOR):

برای ساخت این دروازه منطقی با استفاده از دروازه های منطقی NAND، کافی است خروجی دروازه منطقی



NAND گیت پایه است

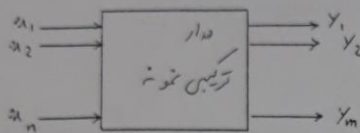
فصل پنجم - مدارهای ترکیبی :

مدار ترکیبی مدار است که وضعیت خروجی آن در هر لحظه منحصر به وضعیت ورودی آن

آن، در هر لحظه بستگی دارد، در چنین مدار هیچ فراموشی ای به هیچ ورودی ای که مدار

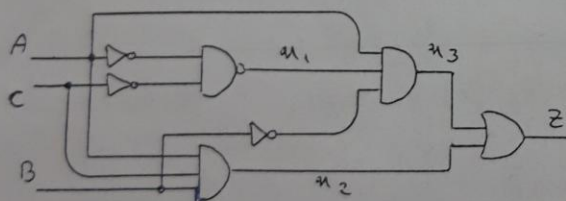
برگشت داده نمیشود لذا این گونه مدار قابلیت در یاد نگه داشتن وضعیت گذشته خود را

ندارند، یعنی نمیتوانند بعد از آن عملیات را حفظ در عمل کنند.



برای بررسی رفتار یک مدار ترکیبی، باید وضعیت آن را به همه حالتها که ورودی آن بدست

آیدیم یا بینا رسی باید مدار را آنالیز کنیم.



مثال - مدار شکل مقابل را تجزیه و تحلیل

نموده و جدول صحت آن را بنویسید

در فرم NAND - NAND بنویسید.

$$x_1 = \overline{A \cdot C} = A + C$$

$$x_3 = A \cdot x_1 \cdot \overline{B} = A(A + C)\overline{B} = A\overline{B} + A\overline{B}C$$

$$x_3 = A\overline{B}(1 + C) = A\overline{B}$$

$$x_2 = ABC$$

بنویسیم: شکل مدار خواهیم داشت.

$$z = m_2 + m_3$$

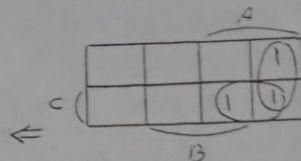
$$z = ABC + A\bar{B}$$

حل تابع را بجزم است نه از دینویسیم.

$$z = ABC + A\bar{B}(C + \bar{C}) = ABC + A\bar{B}C + A\bar{B}\bar{C}$$

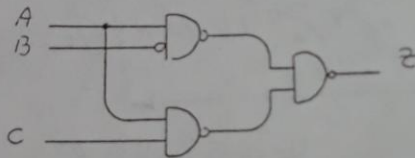
$$\Rightarrow z = \sum m(7, 4, 5)$$

$$z = A\bar{B} + AC$$



همه ترین شکل قابل استفاده را بصورت $AND \rightarrow OR$ و یا $NAND - NAND$ اجرا می‌کنیم.

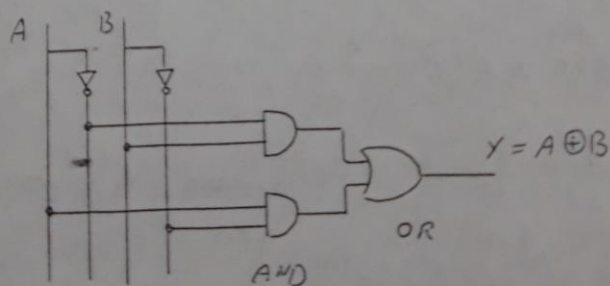
که در این شکل بصورت $NAND - NAND$ اجرا می‌کنیم.



مثال: مدار را بنویسید. $Y = A \oplus B$ را در این شکل بنویسید.

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

$$Y = \bar{A}B + A\bar{B}$$

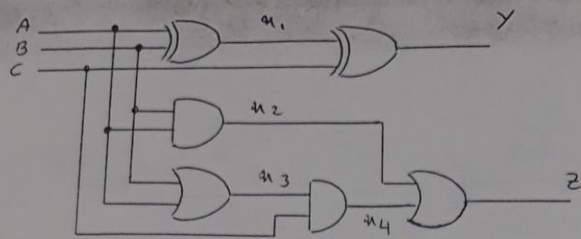


$$\overline{(A+B)(\bar{A}+\bar{B})}$$

$$A\bar{B} + \bar{A}B$$

$$\overline{A\bar{B}} \rightarrow \bar{A} + B$$

$$\overline{A\bar{C}} \rightarrow \bar{A} + C$$



مثال - در شکل مقابل هر یک از

توابع Y و Z را بر حسب

تغییرات A و B و C

در فرم مین ترما بدست آورده و سپس جدول صحت مدار را رسم کنید.

$$Y = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

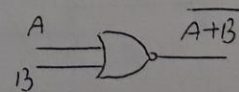
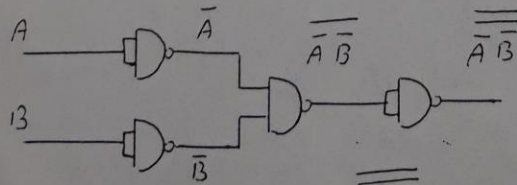
اثبات کنید

$$Z = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$

اثبات کنید

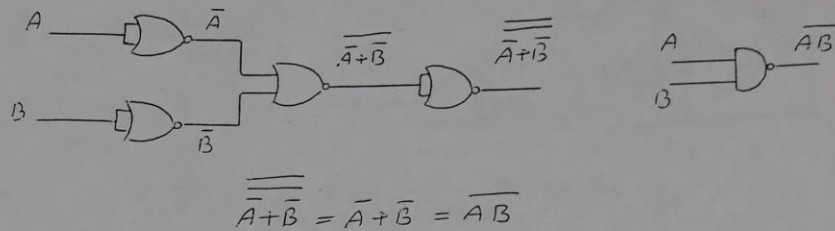
	A	B	C	Y	Z
0	0	0	0	0	0
1	0	0	1	1	0
2	0	1	0	1	0
3	0	1	1	0	1
4	1	0	0	1	0
5	1	0	1	0	1
6	1	1	0	0	1
7	1	1	1	1	1

مثال - معلوم است طراحی گیت NOR با استفاده از گیت NAND.



$$\overline{\overline{A} \overline{B}} = \overline{\overline{A} \cdot \overline{B}} = A + B$$

مثال - مطلوبیت طراحی گیت NAND با استفاده از گیت NOR



اگر آخرین NOT در مثال فوق را حذف کنیم به ترتیب گیت OR و AND ایما رتوانده می شود.

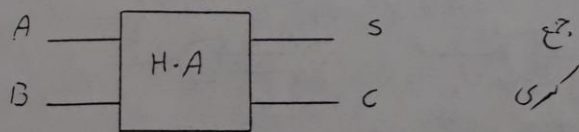
در ارات جملگی

Half Adder

جملگی ناقص

این مدار دارای دو ورودی A و B و دو خروجی S و C می باشد که S = sum

نتیجه جمع دو عدد و C = carry نتایج دهند رقم نقلی (دو بر یک) می باشد

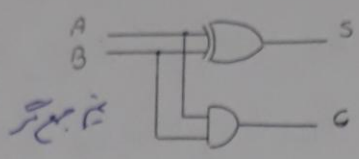


A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$\Rightarrow S = A\bar{B} + \bar{A}B = A \oplus B$$

$$C = AB$$

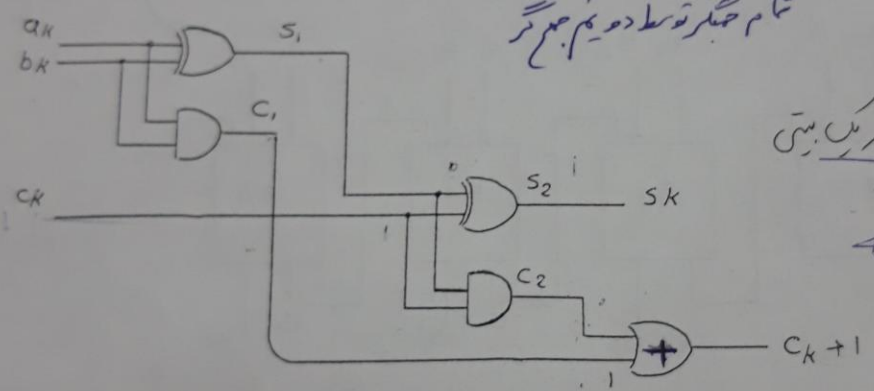
مبدل صفت



دار جملر با نیری یکی و می

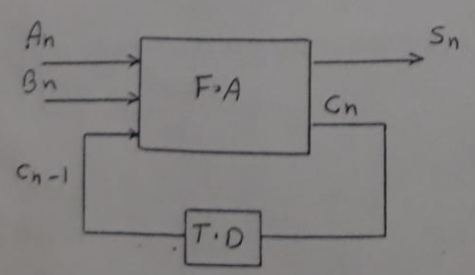
در این جملر در ورودی رقم نطقی پیشین نیز شده است به همین دلیل به آن جملر ناقص یا نیم جملر گفته می شود. به کمک دو نیم جملر می توان یک تمام جملر یا یک جملر یک بیت ماعمل مطابق شکل ساخت.

تمام جملر توسط دو نیم جملر



دار تمام جملر یک بیت

مقدار است جمع گفته به دو عدد در در استغانه قرار می گیرند - هر و لوازل



جمع گفته به هر

با استغانه نه کشیک پاس است ، هر بار

که طول زمان آن به اندازه (T) در بود

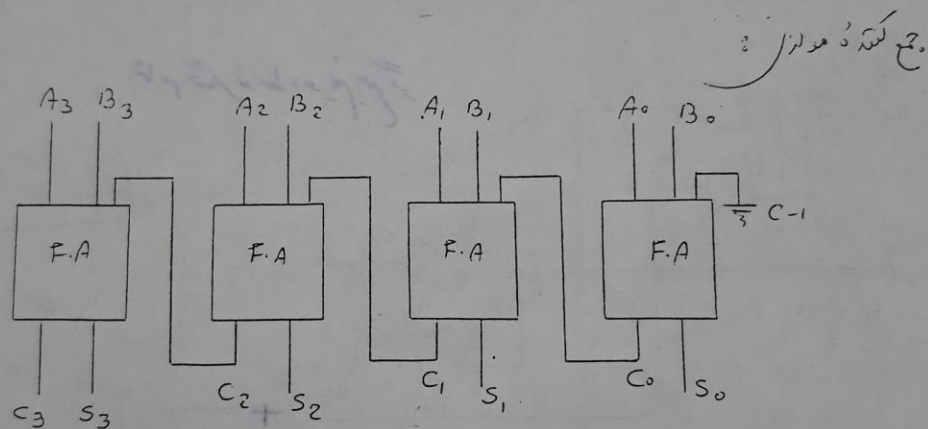
بالنسبة لمبدأ دو رقم T به ازای تمام دو عدد به نیز که می باشد با هم جمع شوند و در اصل

$F.A$ می باشد که بلافاصله با هم جمع شود نتیجه بصورت دوازده جایی S_n که به شیف -

رجستر خونی می رود و دیگر C_n دو بریک حاصل که بعد از مدت زمانی تا T که

دو رقم جدید به $F.A$ داده می شود توسط مدار تا فیر زمانی (T.D) Time Delay

خیزمان به ورود $F.A$ اعمال می گردد.



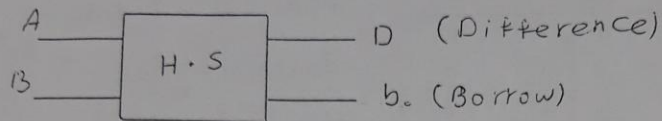
متمم - جدول محاسبه می باشد که با این روش می توانیم به کمک آن توابع S_k و C_{k+1}

را بر حسب عدد دوازده a_k و b_k و C_k بدست آوریم.

مدارات تفریک کننده:

تفریق کننده ناقص: Half subtractor

این مدار نیز می تواند به جمع کننده ناقص بود و در این دو ورودی و خروجی می باشد.



حقیقی

A	B	D	b ₀
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

به اول حقیقت

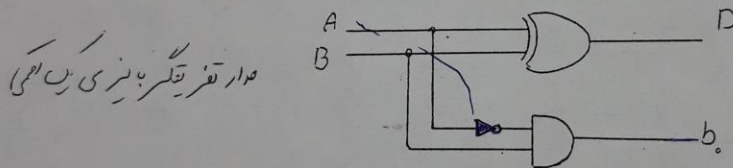
A - B

جواب

$$\Rightarrow D = \bar{A}B + A\bar{B} = A \oplus B$$

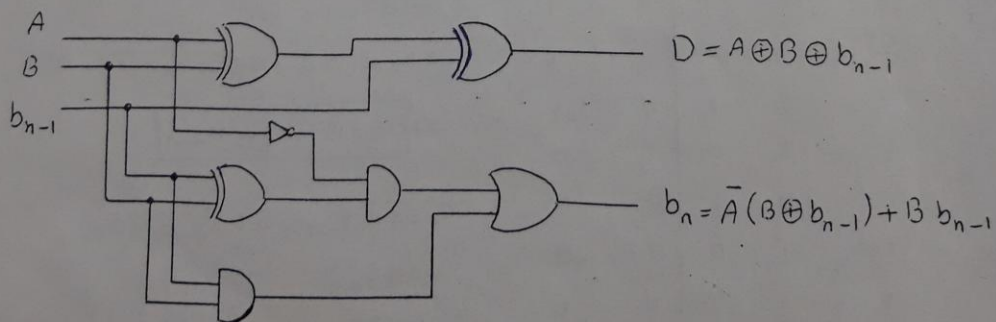
$$b_0 = \bar{A}B$$

تفریق کننده ناقص

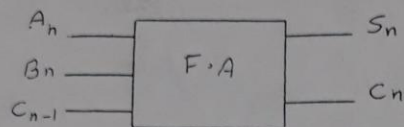


مدار تفریک کننده ناقص

مدار داخلی تفریق کننده کامل



بنابراین جدول سمت راست را در جدول سمت چپ جمع کنیم و تفاوت آن را کمال را



C_{n-1}	A_n	B_n	S_n	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$S_n = \bar{C}_{n-1} \bar{A}_n \bar{B}_n + \bar{C}_{n-1} A_n \bar{B}_n$$

$$+ C_{n-1} \bar{A}_n \bar{B}_n + C_{n-1} A_n \bar{B}_n$$

$$= \bar{C}_{n-1} (\bar{A}_n \bar{B}_n + A_n \bar{B}_n) + C_{n-1} (\bar{A}_n \bar{B}_n + A_n \bar{B}_n)$$

$$= \bar{C}_{n-1} (\bar{A}_n + A_n) \bar{B}_n + C_{n-1} (\bar{A}_n + A_n) \bar{B}_n$$

$$= \bar{C}_{n-1} \bar{B}_n + C_{n-1} \bar{B}_n = \bar{B}_n$$

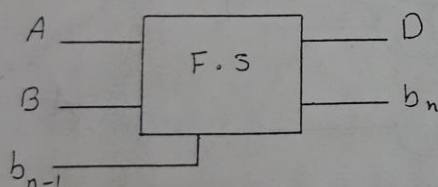
$$S_n = A_n \oplus B_n \oplus C_{n-1}$$

$$C_n = A_n B_n \bar{C}_{n-1} + C_{n-1} \bar{A}_n B_n +$$

$$C_{n-1} A_n \bar{B}_n + C_{n-1} A_n B_n$$

$$C_n = A_n B_n + C_{n-1} (A_n \oplus B_n)$$

تفاوت آن را کمال را



A	B	b_{n-1}	D_n	b_n
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

$$D_n = \bar{A} \bar{B} b_{n-1} + \bar{A} B \bar{b}_{n-1} + A \bar{B} \bar{b}_{n-1}$$

$$+ A B b_{n-1}$$

$$= b_{n-1} (\bar{A} \bar{B} + A B) + \bar{b}_{n-1} (\bar{A} B + A \bar{B})$$

$$\Rightarrow D_n = A \oplus B \oplus b_{n-1}$$

$$b_n = \bar{A} \bar{B} b_{n-1} + \bar{A} B \bar{b}_{n-1} + A \bar{B} \bar{b}_{n-1}$$

$$+ A B b_{n-1}$$

$$= \bar{A} (\bar{B} b_{n-1} + B \bar{b}_{n-1}) + B b_{n-1} (\bar{A} + A)$$

$$\Rightarrow b_n = \bar{A} (B \oplus b_{n-1}) + B b_{n-1}$$

در حالت 0-1 حاصل برابر 1 شود و Borrow

نیز برابر 1 خواهد بود.

ف.

دارای مقایسه گر:

دو عدد A و B نسبت به هم سه حالت مساوات دارند: $A < B$ $A = B$ $A > B$

شرط $A = B$ زمانی حاصل می شود که هر دو ارقام A با هم ارقام B برابر باشند.

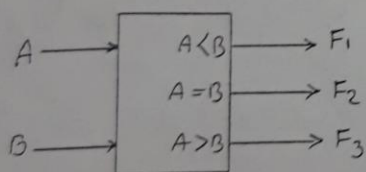
شرط $A > B$ زمانی حاصل می شود که در حال مقایسه کردن دو عدد A و B ، از بازه کسری ارقام

یک رقم 1 در عدد A و یک رقم 0 در عدد B پیدا شود در همین جا منفی می شود که $A > B$ است.

معمولاً شرط $A < B$ از دو نتیجه فوق یعنی $A = B$ و $A > B$ استخراج می شود.

نکته: مقایسه دو عدد باید از بازه های ترین رقم شروع و به کم ارزش ترین رقم ختم شود.

مقایسه گر یک بیتی: دارای دو ورودی و سه خروجی می باشد. $\star$ یک تا سه بیتی و کلاسی



دیگرام ارقام تالی مقایسه گر

جدول حقیقت مقایسه گر

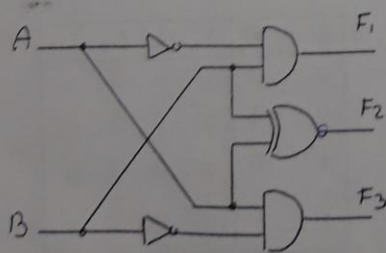
A	B	F ₁	F ₂	F ₃
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

$$F_1 = \bar{A}B$$

$$F_2 = \bar{A}\bar{B} + AB$$

$$F_3 = A\bar{B}$$

$$F_2 = A \oplus B$$



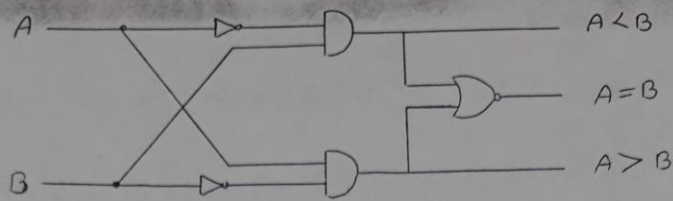
F_1 بیانگر $A < B$ و F_3 بیانگر $A > B$

است. پس $(F_1 + F_3)$ بیانگر صحت است.

$(A < B)$ یا $(A > B)$ است. طبیعی است اگر

$$F_2 = (F_1 + F_3)$$

نه $A < B$ و نه $A > B$ باشد آنگاه $A = B$ می شود.



مقایسه گر ۲ بیتی

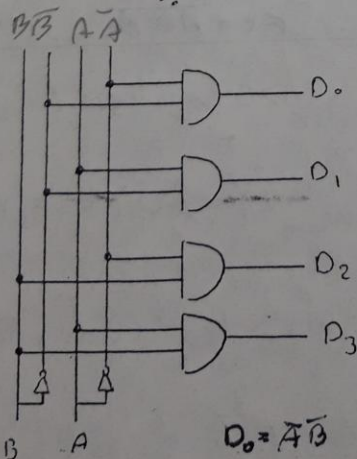
تعداد کد دیکودر (رنگر):

تعداد این هست که اطلاعات را از حالت دودویی (BCD) به اعشاری تبدیل میکند. خروجی این مدار، معمولاً به یک گیت متصل میشود.

دیکودر می تواند با استفاده از گیت AND و NAND طراحی در آید.

اگر با گیت AND باشد حالت فعال high خواهد بود.

و اگر با گیت NAND باشد حالت فعال Low خواهد بود.



B	A	D ₀	D ₁	D ₂	D ₃
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

مدار دیکودر 4 → 2 و فعال است آن

بصورت فعال high

$$D_0 = \bar{A}\bar{B}$$

$$D_1 = \bar{A}B$$

۴۲

جهت نشان دادن خروجی بصورت دیجیتال از 7-seg استفاده میکنند.

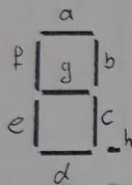
7-seg از هفت LED تشکیل شده است که آن‌ها را LED می‌نامند. هم متصل بوده و

5 ولت مستقیم متصل می‌شوند که به این نوع 7-seg آن‌ها می‌گویند.

در این صورت کاتد LED را ورودی را متصل می‌دهند.

اگر کاتد LED به هم وصل شوند باید ورودی از طریق آن‌ها به نوع 7-seg

را کاتد شده می‌گویند.

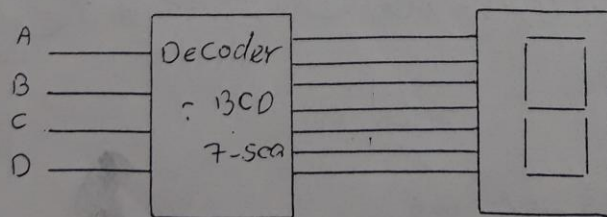


برای تبدیل BCD به 7-seg از IC های دیگه در استفاده میکنند که به

ورودی و هفت خروجی داشته باشند به نام تبدیل BCD به 7-seg.

اگر 7-seg آن‌ها می‌شکند به دیگه در باید 7447 در نظر گرفته شود.

اگر 7-seg کاتد شده باشد دیگه در باید 7448 در نظر گرفته شود.



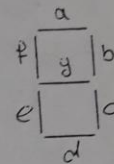
در این مدار ورودی بصورت

BCD و خروجی بصورت

عدد در نمایش داده خواهد بود.

طراحی دیکودر 7-seg = BCD بصورت زیر می باشد.

	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	0	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	0	0	1	1	1



پس از نوشتن مین ترانز ا، ب و د، c، d، e و f بر حسب ورودی

A، B، C و D و با در کردن مدار دیکودر حاصل خواهد شد.

مدار زیر رمزگذار (انکودر) Encoder:

مدار است که ابتدا حالت را از حالت ایترا به باینری تبدیل می کند (برعکس دیکودر)

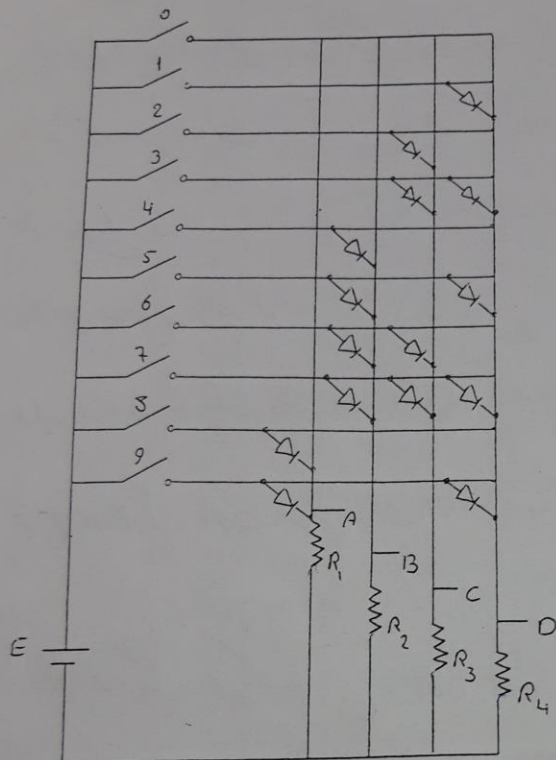
مثال -

4 → 100

6 → 110

باینری → ایترا

تعداد از مدارهای دینو در زیر ترسیم شده است.



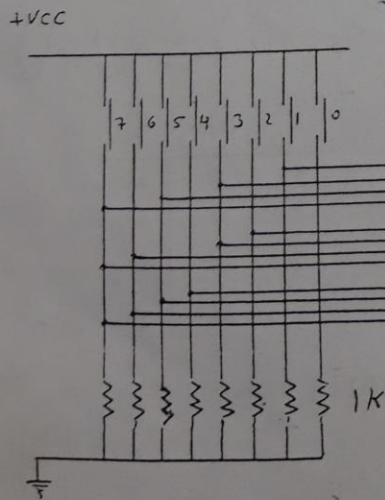
	A	B	C	D
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

خطوط در مسیر تقاطع ارتباطی نیست

به هم ندارند و فقط جریان یا استفاده

از مسیر ایجاد بسته می شود.

مسئله - منطق بر اساس مدار آنلود (از 3 تا 8)



در مدار شکل مقابل بافت را در این هر یک از کلیدها

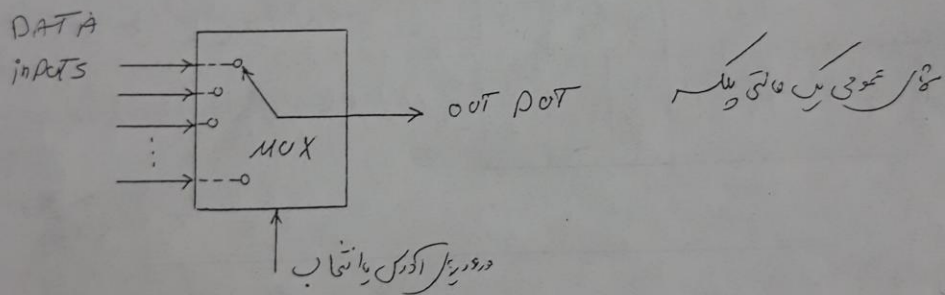
معدل بازنویسی آن

در خروجی ظاهر خواهد شد.

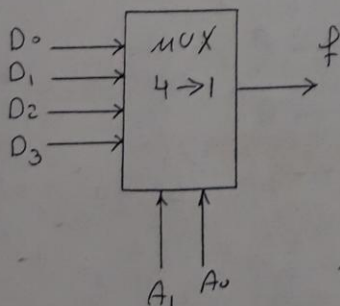
مدارهای مالتی پلکسر (مترکز کننده) : multiplexers :

یک نوع وسیع الکترونیک است که یکی از n ورود را به خروجی آن متصل می کند. به طور کلی مدار آن دارای n خط ورودی و m خط کنترل و یک خروجی است که m خط کنترل مقادیر از ۰ تا $2^m - 1$ را انتخاب می کند. و به ازای هر نقطه از آن یکی از خطوط ورودی را به خروجی متصل خواهد نمود.

موارد استفاده مالتی پلکسر در مدارات دیجیتال یکی از n ترانزیستور دیجیتال یا میکروپروسسور و همچنین برای اجرای توابع منطقی و جهت مترکز کردن اطلاعات می باشد.

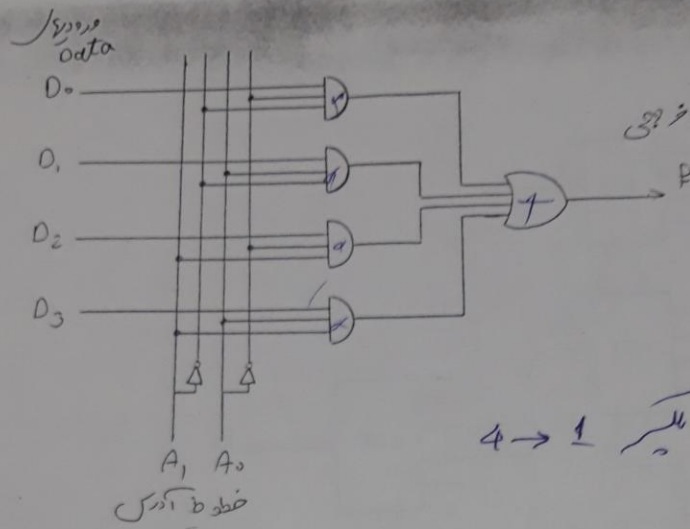


نماد مقابل جدول صحت و مدار یک مالتی پلکسر $4 \rightarrow 1$ را بنویسید.



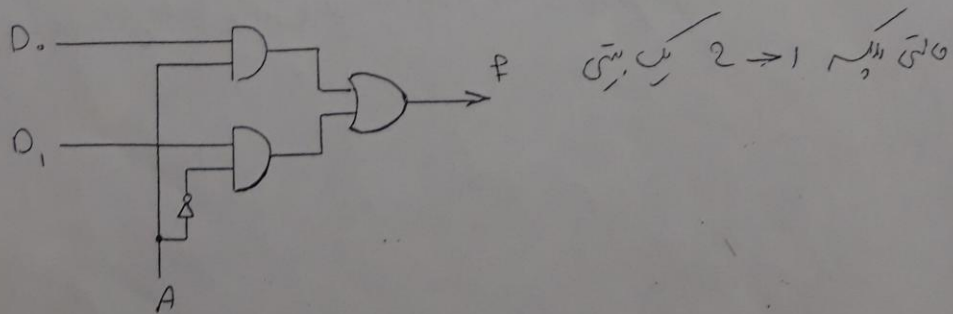
A_1	A_0	F
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

$$F = D_0 + D_1 + D_2 + D_3$$

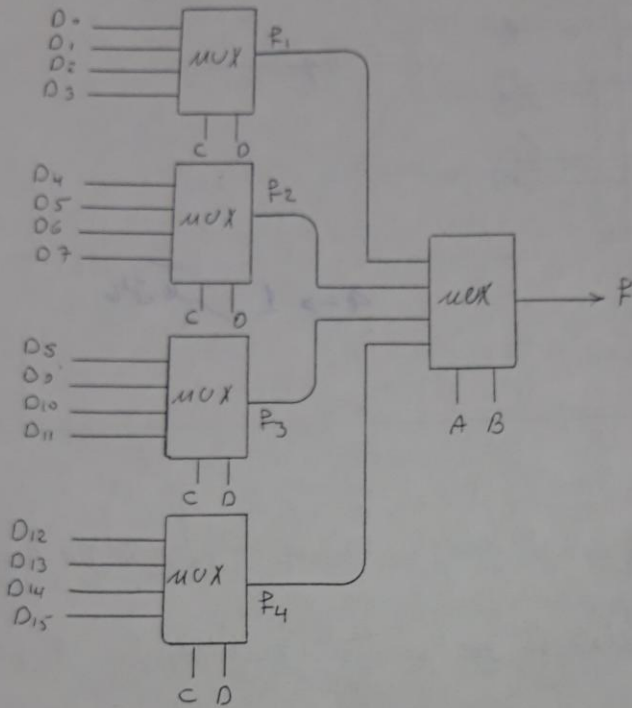


حالتی 4 به 1

حالتی 4 به 1 که صورت 2 به 1 ، 4 به 1 ، 8 به 1 ، 16 به 1 ، ...
 باشد - بزرگترین حالتی 4 به 1 که صورت IC به بازار عرضه میشود یک حالتی 4 به 1
 16 به 1 به کار نجاتی 74150 میباشد در صورتیکه بخواهیم ورودی را به یک یا
 کمتر از 4 تا به 16 به 1 حالتی 4 به 1 که با آن میتوانیم مختلف استفاده کنیم.



مثال: با استفاده از 5 حالتی و یک 4 حالتی و یک 16 رانگ می‌تواند.



تمرین - با استفاده از 9 حالتی و یک 8 حالتی و یک 64 بزرگ.

تمرین - مدار داخلی جدول می‌تواند یک 4 حالتی و یک 8 رانگ می‌تواند.

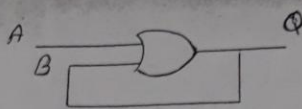
فصل هفتم

مدارهای ترتیبی :

مقدمه : تمام مدارهای منطقی که تاکنون بررسی کرده ایم یک ویژگی مشترک داشته و آن این بود که خروجی آن‌ها در هر لحظه تابع معین از ورودی آن‌ها در همان لحظه بوده یعنی به محض تغییر در وضعیت ورودی خروجی متناسب با آن تغییر می‌کردند. مدارهای ترکیبی توانایی در یاد نگه داشتن حالتی ورودی را ندارند. ما می‌توانیم با یک بک‌آپ (تغییر) برای نگه داشتن اطلاعاتی که به آن‌ها داده می‌شود و استفاده مجدد از این اطلاعات به نقطه‌ای که دارند. مدارهای دارای حافظه را مدارهای ترتیبی می‌نامند. زیرا قابلیت در یاد نگه داشتن ترتیب بین مدارها را دارند.

فلپ فلوپ FLIP - FLOP

یکی از رایج‌ترین مدارهای ترتیبی سلول‌های حافظه هستند. این سلول‌ها را فلپ فلوپ می‌نامند. یک سلول حافظه داده‌ای که آن به‌طور دائمی باید قابلیت نگه‌داری را داشته باشد. - پذیرش اطلاعات در هر زمان. - حفظ اطلاعات پذیرفته شده تا هر زمان. - پذیرش اطلاعات جدید به‌طور دائمی در هر زمان را داشته باشد.



در شکل مقابل نمونه مدار از یک حافظه
تک‌دار داده شده است.

بطوریکه نلافه می‌باشد این حافظه از گیت OR تشکیل شده است که خروجی آن به یکی
از ورودی‌های ورودی وصل شده است (فیدبک). در ابتدا فرض می‌کنیم $A=0$ و $Q=0$ به
بنابراین $B=Q$ بوده و $B=0$ خواهد بود. حال اگر $A=1$ گردد در نتیجه $Q=1$
خواهد شد. پس از این به بعد اگر $A=0$ شود خروجی همچنان 1 خواهد شد.

یعنی 1 در حافظه ذخیره شده است زیرا $B=Q=1$ است زیرا در گیت OR

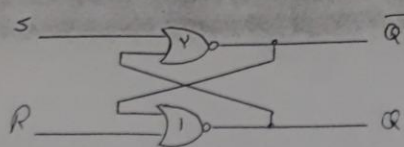
اگر یکی از ورودی‌ها 1 باشد خروجی نیز 1 خواهد شد. ورودی $B=Q$ و $Q=1$
بنابراین در د اگر یکی 1 شود خروجی 1 باقی خواهد ماند.

جهت ذکر کردن حافظه بایدسیم اقل B و Q را باز کرده و پس A و B مدار را در

حالت 0 منطقی قرار دهیم. این مدار برای مدار منطقی پیچیده کافی نیست.

لذا برای ساختن این بزرگیم که بتوان آن را پاک کرد و مجدداً رقم دیگر در آن
ذخیره نمود. حافظه‌ای که به این شکل است که در منطقی ساخته می‌شود به مدار قفل گفته می‌شود.

(Latch) و فلپ فلوپ.



RS-FF

A	B	y
S	R	Q
0	0	1
0	1	0
1	0	0
1	1	0

جدول صحت

← NOR

در مدار شکل فوق معادل فلیپ فلاپ با دروازه NOR اجرا شده است. براساس مدار

۱- اگر ورودی S و R هر دو در حالت منطقی صفر باشند و حالت قبلی فلیپ فلاپ

$Q = 0$ و $Q = 1$ باشد، هر دو ورودی دروازه ۱ در حالت صفر است، لذا خروجی

آن در حالت ۱ میماند (بطر اول جدول صحت NOR) و چون یکی از ورودی دروازه ۱

در حالت ۱ است، خروجی این دروازه نیز در حالت صفر باقی میماند بنابرین در وضعیت

خروجی تغییر نمیکند. حال اگر $S = R = 0$ باشد و حالت قبلی فلیپ فلاپ $Q = 1$ و $Q = 0$

در این صورت هر دو ورودی دروازه ۱ هر دو در حالت منطقی صفر است و خروجی آن در حالت

۱ باقی میماند و چون یکی از ورودی دروازه ۱ در حالت منطقی ۱ است، خروجی این

دروازه نیز در حالت صفر باقی میماند، یعنی باز هم وضعیت خروجی تغییر نمیکند.

۲- اکنون حالتی را در نظر بگیرید که $S = 0$ و $R = 1$ باشد. در این حالت صرف نظر از

آن که وضعیت قبلی فلیپ فلاپ چه بوده، چون یکی از ورودی دروازه ۱ در حالت منطقی ۱

است، خروجی این دروازه صفر می‌شود. یا صفر شدن خروجی دروازه ۱ ورودی دروازه ۲

در حالت منطقی صفر قرار می‌گیرد و خروجی آن به حالت منطقی ۱ می‌رود یعنی:

اگر $S=0$ و $R=1$ باشد، بدون توجه به وضعیت قبلی سیستم بحالت $Q=0$ و $\bar{Q}=1$ می‌رود

(۳) اگر $S=1$ و $R=0$ باشد، آنگاه یکی از ورودی‌های دروازه ۲ در حالت منطقی ۱ است

و خروجی آن بحالت منطقی صفر می‌رود. در این صورت ورودی دروازه ۱ در

حالت منطقی صفر قرار می‌گیرد و خروجی این دروازه نیز یک می‌شود، یعنی:

اگر $S=1$ و $R=0$ باشد، بدون توجه به وضعیت قبلی سیستم بحالت $Q=1$ و $\bar{Q}=0$ می‌رود

(۴) علاوه بر حالتی را در نظر می‌گیریم که $S=R=1$ شود. در این حالت نیز چون دست کم یکی

از ورودی‌های ورودی دروازه ۱ و ۲ در حالت منطقی ۱ است، خواهیم دید که دروازه در حالت

منطقی صفر قرار می‌گیرد.

اگر وضعیت خروجی را به عنوان فلیپ فلاپ را بعد از تغییر حالت با $Q(t)$ و $\bar{Q}(t)$ نشان دهیم، می‌توانیم

جدول صحت SR-FF را به این صورت بنویسیم.

S	R	$Q(t)$
0	0	$Q(t-1)$
0	1	0
1	0	1
1	1	*

حفظ وضعیت قبلی

Reset

set

غیر مجاز

تنظیم = Set

تنظیم مجدد = Reset

بصورت برگرداندن - یک کردن خروجی

فلپ فلاپ SR را میتوان به دو ورودی NAND نیز ساخت.

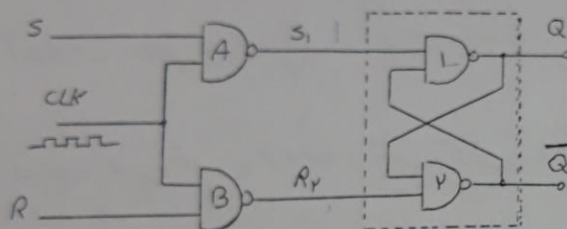
فلپ فلاپ SR ساعتی: فلپ فلاپ SR دو اخلال است که یکی مکس اخلال

زمان دادن خود نیست به تغییر وضعیت ورودی است، یعنی به نفس آنکه ورودی را در مدار تغییر

کند، خروجی را آن نیز متناسب با این تغییر وضعیت تغییر میدهد. برای رفع این مشکل مدار

مدل صحت

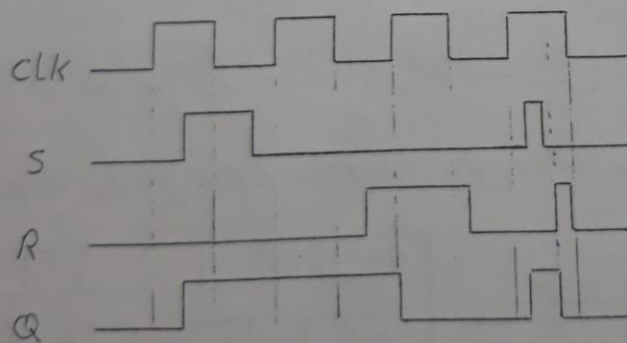
رایج به صورت اصلاح می کشیم.



مدار SR-FF ساعتی

CLK	S	R	Q
0	0	0	تغییر نمیکند
0	0	1	"
0	1	0	"
0	1	1	"
1	0	0	تغییر نمیکند
1	0	1	0 Reset
1	1	0	1 Set
1	1	1	خیر مجاز

جدول صحت مدار



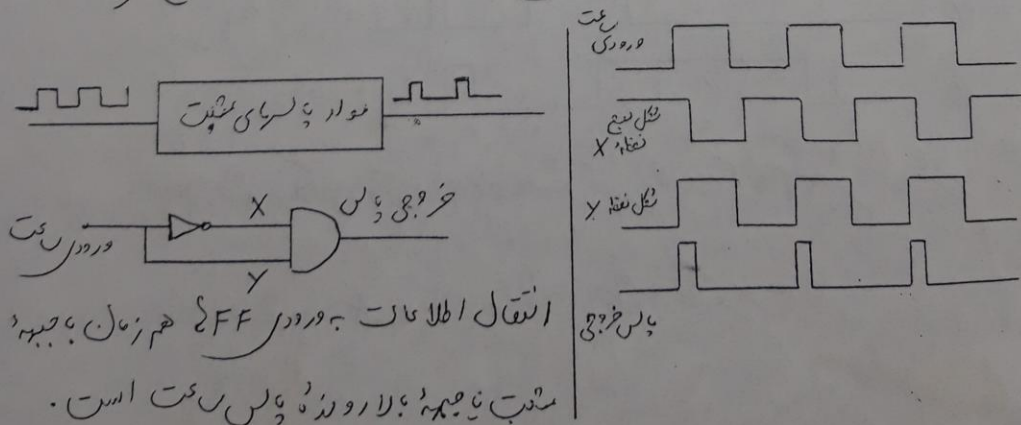
تغییر زمانی مدار

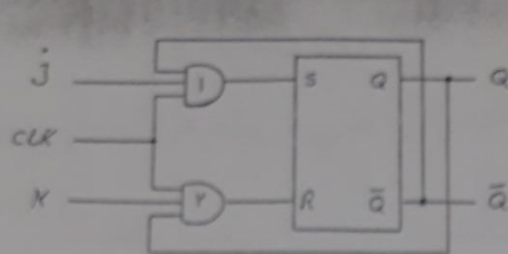
زمانیکه $\begin{cases} R=1 \\ S=0 \end{cases}$ به 0 و بکشد و اگر CLK به 1 تغییر وضعیت انجام میدهد در غیر

این صورت در خروجی CLK تغییر وضعیت انجام خواهد گرفت.

طبقه اول، مدارهای پالس در حالت منطقی ۰ به ۱ و در ورودی در زمان ۰ و ۱
 که تریپ فلاپ $S R$ را می زنند در حالت $S_1 = R_1 = 1$ هستند و تریپ فلاپ در
 حالت ذخیره باقی می ماند. وقتی پالس در حالت منطقی ۱ داشته باشیم در ورودی A و B
 به زنده و اطلاعات ورودی کوپل تریپ فلاپ خوانده می شود.

اطفال دوم تریپ فلاپ $S R$ این است. اگر در فاصله زمانی که پالس در حالت فعلی است
 (در حالت منطقی ۱ است) وضعیت ورودی فلاپ تغییر نکند، این تغییر وضعیت
 موجب تغییر وضعیت خروجی فلاپ می شود. معمولاً از ایجاد تغییر وضعیت در مکرر
 طی یک پالس در حالت پیر هیزر می کنند. برابر پالس تحریکی که تغییر وضعیت در مکرر باید زمان
 دوام پالس در حالت دوام اطلاعات ورودی کوپل باشد؛ برای کوپل کردن
 زمان دوام پالس در حالت مدار را به صورت اصلاح می کنیم.
 مدار همون مدار قبلی بود و فقط ورودی پالس در حالت به صورت اصلاح شده بود.





فلپ فلاپ JK :

$$S = J \bar{Q} CLK$$

$$R = K Q CLK$$

مدار از سر FF JK

الفاظ دیگر فلپ فلاپ SR وجود حالت توقف ندارد آن است. اگر چه ممکن است این حالت آگاهانه ایجاد نشود ولی به هر حال، به بروز اختلال در سیستم منتهی نخواهد شد. به این برطرف کردن این مشکل مدار فلپ فلاپ SR را مطابق شکل فوق اصلاح می‌کنیم. حال آنکه به این ترتیب سفته می‌شود و فائده حالت توقف ندارد. فلپ فلاپ SR است و اگر وضعیت بار مختلف آن را برابر می‌کنیم به جدول زیر می‌رسیم.

J	K	Q(t)	
0	0	Q(t-1)	حالت ذخیره
0	1	0	حالت Reset
1	0	1	حالت set
1	1	$\bar{Q}(t-1)$	حالت Toggle

با اندکی دقت متوجه می‌شویم که اگر $J=K=1$ باشد اگر فلپ فلاپ set بوده باشد Reset می‌شود و چنانچه Reset بوده باشد set می‌شود. این وضعیت را که همیشه قطع و وصل کردن یک کلید است، حالت کلید می‌نامند (Toggle).

توجه داشته باشید که در برابر فرکانس پالس ریت را فعل فرض کرده ایم - طبیعی است
که اگر پالس ریت فعل نباشد، فلیپ فلاپ در حالت اولیه خود باقی می ماند.

فلیپ فلاپ JK-MS : JK-master slave-FF

پس در تمام آنکه در فلیپ فلاپ JK حالت تعریف شده فلیپ فلاپ SR بر طرف می شود

ولی چون خروجی فلیپ فلاپ مستقیماً به ورودی آن برگشت داده شده است

در حالتی که $J=K=1$ و پالس ریت در حالت منطقی یک باشد خروجی مرتباً

تغییر میکند.

یعنی فلیپ فلاپ پیوسته بین صفرو یک نوسان میکند و نیز هم وقتی $CLK=0$ می شود

آخرین وضعیت فلیپ فلاپ برابر با مستقر نیست. این حالت را دور خود چرخیدن می نامیم.

(Race around) . برای برطرف رفتن این مشکل، لزوم فلیپ فلاپ های

عامل با جبهه ریت استفاده می کنند. در شکل صفحه بعد مدار یک فلیپ فلاپ JK

که با جبهه پالس ریت عمل می کند، همراه با جدول صحت و پالس دیگر هم

نموده آن دیده می شود.